

521,908

(12)特許協力条約に基づいて公開された国際出

Rec'd PCT/PTO 20 JAN 2005

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2004年1月29日 (29.01.2004)

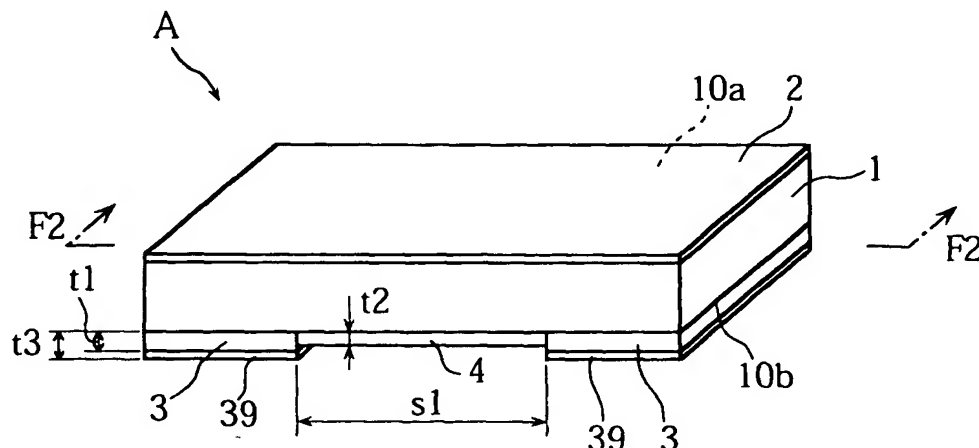
PCT

(10) 国際公開番号  
WO 2004/010440 A1

- (51) 国際特許分類: H01C 7/00, 17/02 (TSUKADA, Torayuki) [JP/JP]; 〒615-8585 京都府京都市右京区西院溝崎町2番地 ローム株式会社内 Kyoto (JP).
- (21) 国際出願番号: PCT/JP2003/009292
- (22) 国際出願日: 2003年7月22日 (22.07.2003) (74) 代理人: 吉田 稔, 外 (YOSHIDA, Minoru et al.); 〒543-0014 大阪府大阪市天王寺区玉造元町2番32-1301 Osaka (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語 (81) 指定国 (国内): CA, CN, KR, US.
- (30) 優先権データ: (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).
- 特願2002-215746 2002年7月24日 (24.07.2002) JP  
特願2002-215747 2002年7月24日 (24.07.2002) JP
- (71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都府京都市右京区西院溝崎町2番地 Kyoto (JP). 添付公開書類:  
— 国際調査報告書
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 塚田 虎之
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: CHIP RESISTOR AND METHOD FOR PRODUCING THE SAME

(54) 発明の名称: チップ抵抗器およびその製造方法



(57) Abstract: A chip resistor comprising a resistor (1), an insulating layer (4) formed on the back of the resistor, and two electrodes (3) spaced apart from each other via the insulating layer. Each electrode (3) abuts against the insulating layer (4). A solder layer (39) is formed on the lower surface of each electrode (3).

(57) 要約: チップ抵抗器は、抵抗体(1)と、この抵抗体の裏面に形成された絶縁層(4)と、この絶縁層を介して相互に離間した2つの電極(3)とを含んでいる。各電極(3)は、絶縁層(4)に当接している。各電極(3)の下面には、ハンダ層(39)が形成されている。

WO 2004/010440 A1

## 明細書

## チップ抵抗器およびその製造方法

## 5 技術分野

本発明は、チップ抵抗器およびその製造方法に関する。

## 背景技術

従来のチップ抵抗器の一例が、日本国公開特許公報第2002-57009号に開示されている。本願の図26は、同公報に開示された抵抗器(全体を符号B示す)の概略図である。チップ抵抗器Bは、金属製の矩形状抵抗体90と、抵抗体90の下面に形成された一对の電極91を有している。2つの電極91は、距離s5を隔てて離間している。各電極91には、ハンダ層92が積層されている。

15 チップ抵抗器Bは、図27A～27Eに示す方法により製造される。まず、2枚の金属板94、95を準備し(図27A)、金属板94の下面に金属板95を接合する(図27B)。上側金属板94は、下側金属板95に比べて相対的に大きな電気抵抗を有している。下側金属板95は、例えば銅製であり、電気抵抗は小さい。次に、下側金属板95の一部を機械加工によって切削し、空隙部20 93を形成する(図27C)。金属板95の残存部分上には、ハンダ層96が形成される(図27D)。最後に、金属板94(および関連部材95、96)を切断することにより、チップ抵抗器Bが得られる。

上述した従来の製造方法によれば、チップ抵抗器Bの電極91(図26)は、下側金属板95を機械的に切削することにより作られる(図27B、27C)。  
25 容易に理解されるように、デバイスBが抵抗器として正常に機能するためには、2つの電極91の間に、導電性の金属板95の一部が残存することは好ましくない。したがって、金属板95に対する切削深さは、少なくとも金属板95の厚みと同じにしなければならない。しかしながらこのような作業の設定を正確に行うことは一般に容易ではない。

30 切削深さが金属板95の厚みを超える場合には、上側金属板94が部分的に削られてしまい、抵抗値に変動が生じる。また、機械的な切削による方法では、

2つの電極 9 1 間の距離  $s$  5 を所望の値にすることが難しく、通常は、何らかの誤差が生ずる。

このような事情から、従来のチップ抵抗器 B に対しては、抵抗値を調整するためのトリミングが行われていた。しかしながら、製造された全ての抵抗器に  
5 対してトリミング作業を行うことは、製造コストの上昇につながる。

### 発明の開示

本発明は、上述した事情のもとで考え出されたものである。したがって、本発明は、従来よりも生産が容易であり、かつ、抵抗値調節を行う必要のないチップ抵抗器を提供することをその課題とする。また、本発明の別の課題は、その  
10 ようなチップ抵抗器を製造する方法を提供することにある。

本発明の第 1 の側面により提供されるチップ抵抗器は、平坦面を有する抵抗体と、前記平坦面に設けられた絶縁層と、前記平坦面に設けられた複数の電極と、を具備している。前記複数の電極は、前記絶縁層に当接するとともに、前  
15 記複数の電極が前記絶縁層を介して相互に離間している。

好ましくは、前記絶縁層は、樹脂材の厚膜印刷により形成される。

好ましくは、前記抵抗体は、前記平坦面とは逆の位置にある別の面を有しており、当該別の面には、電気絶縁性を有するオーバコート層が形成されている。

好ましくは、前記オーバコート層と前記絶縁層とは、同一の材料からなる。

20 好ましくは、前記電極は、前記絶縁層よりも厚みが大きくなるように形成されている。

好ましくは、前記電極上には、ハンダ層が形成されている。

本発明の第 2 の側面によれば、チップ抵抗器の製造方法が提供される。この方法は、電気抵抗性を有するプレート上に絶縁性パターンを形成する工程と、  
25 前記絶縁性パターンに当接するように、導電体を前記プレート上に形成する工程と、前記プレートを複数のチップに分割する工程と、を含んでいる。前記複数のチップの各々は、前記絶縁性パターンのうちの少なくとも一部と、前記導電体のうちの少なくとも一部とを担持する。

好ましくは、前記プレートは均一な厚みを有する平坦な金属板である。また、  
30 前記絶縁性パターンは厚膜印刷により形成される。また、前記導電体はメッキ処理により形成される。

好ましくは、本発明の製造方法は、前記プレートの分割前に、前記プレート上に電気絶縁性を備えたオーバコート層を形成する工程をさらに含んでいる。

好ましくは、前記プレートの分割は、同一の打ち抜き用型を用いたブランキングにより行なわれる。

- 5      本発明の第3の側面により提供されるチップ抵抗器は、厚み方向に相互に離間する上面および裏面を有するチップ状抵抗体と、前記抵抗体に設けられた複数の電極と、前記抵抗体の前記上面および裏面の少なくとも一方に形成されており、前記複数の電極の間に位置する絶縁層と、を具備している。前記抵抗体は、前記厚み方向に延びる複数の起立面を有している。前記電極の各々は、これら起立面のうちの対応する一の面に設けられている。

好ましくは、前記抵抗体には、前記起立面によって規定される複数の凹部が形成されている。

好ましくは、前記複数の凹部は、前記複数の電極によって埋められている。

- 15      好ましくは、前記抵抗体には、前記起立面によって規定される複数の貫通孔が形成されている。

好ましくは、前記複数の貫通孔は、前記複数の電極によって埋められている。

好ましくは、前記複数の電極は、前記厚み方向に延びることにより、前記絶縁層を越えて突出している。

好ましくは、前記複数の電極の各々にはハンダ層が形成されている。

- 20      本発明の第4の側面によれば、チップ抵抗器の製造方法が提供される。この製造方法は、電気抵抗性を有するプレート上に絶縁層を形成する工程と、前記プレートに複数の貫通孔を形成する工程と、前記複数の貫通孔の各々にメッキ処理によって導電体を形成する工程と、前記プレートを複数のチップに分割する工程と、を含んでいる。

- 25      好ましくは、前記プレートを分割する工程は、前記複数の貫通孔が分断されるような態様で行われる。

好ましくは、前記複数の貫通孔の形成は、パンチングにより行なわれる。

#### 図面の簡単な説明

- 30      図1は、本発明の第1実施例に基づくチップ抵抗器を示す斜視図である。  
図2は、図1のF2 - F2線に沿って見た場合の断面図である。

図 3 は、図 2 に示す抵抗器の一部拡大図である。

図 4 A～6 は、第 1 実施例に係るチップ抵抗器の製造方法を説明する図である。

5 図 7 A および 7 B は、本発明の第 2 実施例に基づくチップ抵抗器を示す図である。

図 7 C は、第 2 実施例のチップ抵抗器の製造に用いるプレートを示す。

図 8 A および 8 B は、本発明の第 3 実施例に基づくチップ抵抗器を示す図である。

図 8 C は、第 3 実施例のチップ抵抗器の製造に用いるプレートを示す。

10 図 9 A～9 B は、4 つの電極を有する本発明のチップ抵抗器の一例を示す図である。

図 9 C は、図 9 A～9 B に示すチップ抵抗器の製造に用いるプレートを示す。

図 10 A～10 B は、4 つの電極を有する本発明のチップ抵抗器の別例を示す図である。

15 図 10 C は、図 10 A～10 B に示すチップ抵抗器の製造に用いるプレートを示す。

図 11 A～11 B は、4 つの電極を有する本発明のチップ抵抗器の別例を示す図である。

20 図 11 C は、図 11 A～11 B に示すチップ抵抗器の製造に用いるプレートを示す。

図 12～16 B は、本発明の第 4 実施例に基づくチップ抵抗器を示す。

図 17 A～18 は、図 12 に示すチップ抵抗器の製造方法を説明する図である。

図 19 A～25 E は、本発明の変形例について説明する図である。

25 図 26 は、従来のチップ抵抗器を示す斜視図である。

図 27 A～27 E は、上記従来の抵抗器の製造方法を示す

#### 発明を実施するための最良の形態

30 以下、本発明の好ましい実施例について、図面を参照しつつ具体的に説明する。

図 1～図 3 は、本発明の第 1 実施例に基づくチップ抵抗器 A を示している。

図 1 および図 2 に示すように、チップ抵抗器 A は、抵抗体 1、オーバコート層 2、一対の電極 3、および絶縁性のスペーサ 4 を有している。

抵抗体 1 は、金属製の矩形状チップである。図 2 から理解されるように、抵抗体 1 は、厚みが一定である。抵抗体 1 は、例えば、Cu-Mn 合金、Ni-Cu 合金、Ni-Cr 合金などからなる。あるいは、抵抗体 1 の形成に、非金属材料を用いることも可能である。

オーバコート層 2 は、電気絶縁性を有しており、抵抗体 1 の上面 10a を覆うように設けられている。オーバコート層 2 は、エポキシ樹脂の厚膜印刷により形成することができる。

一対の電極 3 は、抵抗体 1 の裏面 10b に設けられており、互いに所定の距離 s 1 だけ離間している。電極 3 は、抵抗体 1 に銅メッキを施すことにより形成することができる。各電極 3 の下面には、ハンダ層 39 が形成されている。

スペーサ 4 は、一対の電極 3 の間に設けられている。図 2 に示すように、スペーサ 4 は、上記距離 s 1 だけ離間した端面 40 を有している。各端面 40 は、対応する一の電極 3 に密接している。スペーサ 4 は、オーバコート層 2 と同一の電気絶縁性材料および同一の手法により形成することができる。

図 2 においては、図示の簡略化のために、ハンダ層 39 を、スペーサ 4 から完全に分離したものとして描いている。実際には、図 3 に示すように、ハンダ層 39 は、スペーサ 4 の下面に接するように延びている（符号 n 1 参照）。上述のように、スペーサ 4 は、電気絶縁性材料からなる。したがって、ハンダ層 39 とスペーサ 4 との接触により、2 つの電極 3 の間の抵抗値が所望の値からずれてしまうことはない。

図 2 に示すように、各電極 3 の厚み t 1 は、スペーサ 4 の厚み t 2 よりも大とされている。したがって電極 3 とハンダ層 39 のトータルの厚み t 3 も、スペーサ 4 の厚み t 2 よりも大きくなる。具体的には、例えば、厚み t 1 は約 30  $\mu\text{m}$ 、厚み t 2 は約 20  $\mu\text{m}$ 、厚み t 3 は約 35  $\mu\text{m}$ （すなわち、ハンダ層 39 の厚みが約 5  $\mu\text{m}$ ）である。

オーバコート層 2 の厚みは、スペーサ 4 と同じく、約 20  $\mu\text{m}$  である。抵抗体 1 については、その厚みが 0.1 mm ~ 1 mm 程度、縦および横の寸法はそれぞれ 2 mm ~ 7 mm 程度である。チップ抵抗器 A の抵抗値は、例えば 0.5 m $\Omega$  ~ 50 m $\Omega$  程度である。

次に、チップ抵抗器Aの製造方法について、図4A～図4Eおよび図5を参照して説明する。

まず、図4Aに示すように、均一な厚みを有する金属製のプレート1Aを準備する。プレート1Aのサイズは、複数の矩形状抵抗体（上述した抵抗体1に対応）を得ることができるように十分大きなものとする。プレート1Aは、平坦な上面10aと、平坦な裏面（図4Cにおける10b）を有している。

図4Bに示すように、プレート1Aの上面10a上に、コート層2Aを形成する。コート層2Aは、樹脂を厚膜印刷することによって形成することができる。形成されたコート層2Aに対して、所定のマークを付す処理を行ってもよい。

図4Cに示すように、プレート1Aの裏面10b上に、互いに並行に延びる複数の仕切り部4Aを形成する。これら仕切り部4Aは、コート層2Aの形成に用いたものと同じ樹脂材料を厚膜印刷することによって形成することができる。厚膜印刷によれば、各仕切り部4Aを、所望のサイズに正確に作ることができる。また、各仕切り部4Aを、所望の位置に正確に配置することができる。

図4Dに示すように、仕切り部4Aの間の領域に導電層3Aを形成する。その後、各導電層3Aの上にハンダ層39Aを形成する。導電層3Aの形成は、たとえば銅メッキにより行なう。メッキ処理によれば、形成された導電層3Aと仕切り部4Aとの間に隙間を生じさせないようにすることができる。ハンダ層39の形成もメッキ処理によって行なう。

最後に、図4Eに示すように、プレート1Aに対してブランキングを行うことにより、複数のユニット（チップ抵抗器A）を得る。この場合、同一の製品が得られるように、1つの打ち抜き用型を繰り返して使用することが望ましい。打ち抜きの対象となる矩形領域は、図5において、一点鎖線により示されている。一の打ち抜き対象領域は、隣接する他の領域から微小な間隔s2を隔てて配置されている。

上記の方法により製造されたチップ抵抗器Aは、たとえばハンダリフローの手法を用いてプリント配線基板等に面実装される。上述したように、ハンダ層39および電極3はスペーサ4の下面よりも下方に突出している（図2または図3参照）。このため、抵抗器Aの実装を適切に行うことができる。また、抵抗体1の上面10aはオーバコート層2によって覆われている。この構成により、

抵抗体 1 が他の導電性部材と、予定外に電氣的に導通することを防止することができる。

上記の方法によれば、仕切り部 4 A (スペーサ 4 に対応) が形成された後に、導電層 3 A (電極 3 に対応) が形成される (図 4 C および 4 D)。隣接する仕切り部 4 A 間の離間距離 (図 2 の s 1 に対応) は、樹脂材料の厚膜印刷により正確に規定することができる。その結果、最終的に得られた各チップ抵抗器 A において、一对の電極 3 は、所望の値だけ正確に離間する。また、電極 3 の形成の際に、プレート 1 A (抵抗体 1) が機械的手段により部分的に切削されることもない。このため、本発明のチップ抵抗器 A に対しては、従来技術とは異なり、抵抗値調整のためのトリミングを行なう必要がない。

上述した実施例においては、個別の抵抗器への分割は、プレート 1 A に対するブランキングにより実現しているが、本発明はこれに限定されない。例えば、せん断機やロータリ式カッタを用いてプレート 1 A を分割してもよい。この場合には、図 6 に示す切断線 L 1 および L 2 に沿ってプレート 1 A を切断する。

図 7 A ~ 7 C は、本発明の第 2 実施例を説明する図である。これらの図において、第 1 実施例と同一または類似の要素には、同一の符号を付している。

第 2 実施例のチップ抵抗器 A a (図 7 A および 7 B) は、基本的には第 1 実施例の抵抗器 A (図 2 参照) と同様の構成を有しているが、スペーサの配置 (ひいては一对の電極 3 の配置) が異なっている。具体的には、図 7 A および 7 B に示すように、抵抗体 1 の裏面に 3 つのスペーサ 4 a ~ 4 c が間隔を隔てて設けられている。スペーサ 4 a、4 b の間には一方の電極 3 が設けられており、スペーサ 4 a、4 c の間には他方の電極 3 が設けられている。各電極 3 上にはハンダ層 3 9 が形成されている。

チップ抵抗器 A a を製造する場合には、図 7 C に示すプレート 1 A を用いる。このプレート 1 A には、互いに並行に延びる複数の仕切り部 4 A が形成されている。また、これら仕切り部 4 A の間には、導電層 3 A およびハンダ層 3 9 A が設けられている (第 1 実施例の場合と同様に、仕切り部 4 A の形成後に、導電層 3 A およびハンダ層 3 9 A が形成される)。プレート 1 A は、同図における一点鎖線に沿って切断され、複数の個別チップに分割される。このような切断に代えて、プレート 1 A に対するブランキングを行ってもよい。

図 8 A ~ 8 C は、本発明の第 3 実施例を説明する図である。図 8 B に示すよ



うに、第3実施例のチップ抵抗器A bにおいては、スペーサ4が十字状に形成されている。これに対応して、抵抗器A bは、4つの電極3を有している。各電極3上には、ハンダ層39が形成されている。

チップ抵抗器A bは、図8 Cに示すプレート1 Aを一点鎖線に沿って切断することにより得られる。プレート1 A上には、メッシュ状の仕切り部4 A、導電層3 Aおよびハンダ層39 Aが形成されている。

チップ抵抗器A bは、例えば、ある電気回路に流れる電流の電流値測定に用いることができる。具体的には、4つの電極3のうちの2つを使って、測定対象である電気回路に直列にチップ抵抗器A bを接続する。残りの2つの電極3は、電圧計に接続する。チップ抵抗器A bの抵抗値は既知である。したがって、電圧計が示す電圧値に基づき、当該電気回路に対する電流値を算出することができる（オームの法則）。

図9 A～9 C、10 A～10 Cおよび11 A～11 Cは、4つの電極を有するチップ抵抗器の他の例を示す。図9 B、図10 Bおよび図11 Bから理解されるように、2つの電極3 aが一のペアをなし、残りの2つの電極3 bが別のペアをなしている。電極3 aの離間距離はs 3であり、電極3 bの離間距離はs 4である。図9 Bの抵抗器では、距離s 3は距離s 4よりも大とされている。図10 Bの抵抗器では、距離s 3は距離s 4よりも小とされている。図11 Bの抵抗器では、距離s 3は距離s 4と等しくされている。これら3種のチップ抵抗器の製造に用いるプレート1 Aが、それぞれ図9 C、10 Cおよび11 Cに示されている。符号4 Aは樹脂製の仕切り部を指している。プレート1 Aは、所定の切断線（一点鎖線）に沿って切断される。

図12～図14は、本発明の第4実施例に基づくチップ抵抗器（全体を符号A cで示す）を表している。図12および図13から理解されるように、チップ抵抗器A cは、抵抗体1'、絶縁層2'（2 a'、2 b'）、および一对の電極3'を含んでいる。

抵抗体1'は、均一の厚みを有しており、Cu-Mn合金、Ni-Cu合金、Ni-Cr合金などの金属材料からなる。あるいは、抵抗体1'を非金属製としてもよい。図12に示すように、抵抗体1'には、所定距離s 1'だけ離間した2つの凹部11'が形成されている。

絶縁層2'は、抵抗体1'の上面10 a'又は裏面10 b'を覆う。絶縁層

2' は、例えばエポキシ樹脂からなる。

各電極3' は、抵抗体1' の凹部11' を規定する複数の面11a' 上に形成されている。したがって、これら電極3' 間の距離（最短距離）は、凹部11' どうしの間隔（より厳密には、各凹部11' を規定する複数の面11a' のうち、抵抗体1' の最も中央部寄りの面11a' どうしの間隔）s1' に等しい。この距離s1' は、目標抵抗値の大きさに応じて適宜変更される。抵抗体1' の厚みや幅も同様である。チップ抵抗器Acにおいて、2つの電極3' 間の抵抗値は、例えば1mΩ～100mΩの範囲にある。

各電極3' には、ハンダ層39' が重ねて形成されている。各電極3' の上下の端縁は、絶縁層2a'、2b' の外表面と面一状である（図13参照）が、本発明がこれに限定されるわけではない。図15に示すように、各電極3' の上端縁が、絶縁層2a' の外表面を越えて上方に突出するとともに、同電極の下端縁が、絶縁層2b' の外表面を越えて下方に突出するように構成してもよい。同図において、電極3' の上下の突出量は、符号s3' で表されている。このような構成は、電極3' の形成をメッキ処理によって行うことで実現することができる。具体的には、図16Aに示すように、電極3' の膜厚が比較的小さいときには、電極3' は抵抗体1' の側面11a' 上のみに形成される。メッキ処理の過程において、電極3' の膜厚が次第に大きくなるに従い、電極3' は矢印N1方向にも成長する。その結果、図16Bに示すように、電極3' は、絶縁層2a' 又は2b' を越えて上方又は下方に延びることとなる。ハンダ層39' も、電極3' と同様に、メッキ処理によって形成することができる。

次に、チップ抵抗器Acの製造方法について、図17A～図17Eを参照して説明する。

まず、図17Aに示すように、均一な厚みを有する金属製のプレート1A' を準備する。プレート1A' は、抵抗体1' を複数個得ることができるよう十分に大きなものである。図17Bに示すように、プレート1A' の上面10a' および裏面10b' の各々に、絶縁層2A' を形成する。絶縁層2A' は、樹脂材料を上面10a' および裏面10b' に塗布する（例えばスピコート法による）ことによって形成することができる。

次いで、図17Cに示すように、プレート1A' および絶縁層2A' に、複数の矩形状貫通孔11A' を形成する。これら貫通孔11A' は、所定の間隔

を隔ててマトリクス状に並ぶように、パンチングにより形成することができる。同図左右方向において、隣り合う貫通孔 11 A' 間の距離は、上述した電極間寸法 s 1' (図 1 2 参照)と同じである。

図 1 7 D に示すように、各貫通孔 11 A' の内壁面には、たとえば銅のメッキ処理により、導電層 3 A' を形成する。その後、各導電層 3 A' 上には、メッキ処理によってハンダ層 (図示略) を形成する。

メッキ処理後には、図 1 7 E に示すように、プレート 1 A' に対して、ブランキングを繰り返し行う。これにより、プレート 1 A' から複数のチップ (抵抗体 1) が得られる。このブランキングには、単一の打ち抜き用型 (図示略) を使用する。これにより、得られるチップを同一のサイズとすることができる。同図において、打ち抜き用型を作用させる矩形領域は、一点鎖線により示されている。

チップ抵抗器 A c は、所望の実装対象物 (例えばプリント配線基板) に対し、たとえばハンダリフローの手法を用いて面実装される。上述したように、ハンダ層 3 9' および電極 3' の下端縁は、絶縁層 2 b' の表面と面一状、あるいは、下方に突出した状態である。さらには、電極 3' は、複数の面 11 a' に形成されているために、たとえばそれらのうちの 1 つの面 11 a' のみに電極 3' が形成されている場合と比べ、電極 3' の下端面の面積が大きくなっている。これらの構成により、抵抗器 A c をプリント基板に対して適切にハンダ付けすることができる。

抵抗体 1' の上面 10 a' および裏面 10 b' は絶縁層 2' によって覆われている。このために、抵抗体 1' と他の部材や機器との間に不当な電気導通が生じることが回避される。

上述したチップ抵抗器 A c の製造方法によれば、抵抗体 1' の抵抗値を不当に変更することなく、電極 3' を形成することができる。したがって、抵抗器 A c については、抵抗値調整のためのトリミングを行なう必要がなく、その分だけ製造コストを下げることができる。

上述した製造方法では、プレート 1 A' の分割はブランキングにより行った。これに代わり、せん断機やロータリ式カッタを用いて、図 1 8 に示す切断線 L 1'、L 2' に沿ってプレート 1 A' を切断してもよい。

抵抗体 1' の凹部 11' (図 1 2 参照)の形状は、矩形に限るわけではない。

例えば、図 1 9 A に示すように、各凹部 1 1' が、半円状の壁面を持つようにしてもよい。この場合には、図 1 9 B に示すプレート 1 A' を、切断線（一点鎖線）に沿って切断する。符号 1 1 A' は、プレート 1 A' に形成された貫通孔を示す。各貫通孔 1 1 A' は、相互に離間した 2 つの半円状壁面を有している。

5 符号 3 A' は、貫通孔 1 1 A' に形成された導電層を示す。

図 2 0 A および 2 0 B に示す抵抗器は、上記チップ抵抗器 A c（図 1 2 および 1 3）と実質的に同一であるが、凹部 1 1' の代わりに矩形状の貫通孔 1 2' が抵抗体 1' に形成されている点のみが異なる。各貫通孔 1 2' の内壁面 1 2 a' には電極 3' が形成されている。このようなチップ抵抗器は、図 2 0 C に示す  
10 プレート 1 A' を、一点鎖線に沿って切断することにより得られる。

図 2 1 A に示すチップ抵抗器は、抵抗体 1' に 4 つの凹部 1 1' が形成されている。各凹部 1 1' には、電極 3' が形成されている。このようなチップ抵抗器は、図 2 1 B に示すプレート 1 A' を、一点鎖線に沿って切断することにより得られる。符号 1 1 A' は、矩形断面を有する貫通孔を示す。各貫通孔 1  
15 1 A' には、導電層 3 A' が形成されている。図 2 1 A の抵抗器は 4 つの電極を有しているため、チップ抵抗器 A b（図 8 A および 8 B 参照）と同様に、電気回路の電流検出に用いることができる。

図 2 2 A に示すチップ抵抗器は、矩形の 4 つの角部に対応する位置 1 3' に設けられた円弧状電極 3' を有している。このようなチップ抵抗器は、図 2 2  
20 B に示すプレート 1 A' を一点鎖線に沿って切断することにより得られる。符号 1 1 A' は、円形断面を有する貫通孔を示している。

図 2 3 A ～ 2 3 D に示すチップ抵抗器はそれぞれ、図 1 2、2 0 A、2 1 A および 2 2 A に示したチップ抵抗器に対応するものである。図 2 3 A ～ 2 3 C に示す抵抗器においては、各電極 3' が、抵抗体 1' の凹部 1 1' 又は貫通孔  
25 1 2' を埋めつくすように形成されている。図 2 3 D に示す抵抗器においては、各角部 1 3' に設けられた電極 3' と抵抗体 1' とが一体となって完全な矩形形状を呈する構成とされている。

図 2 3 A ～ 2 3 D に示す構成は、メッキ処理によって形成される金属膜の膜厚を大きくすることによって実現することができる。上記構成によれば、電極  
30 3' の接続領域を大きくとることができる。その結果、電極 3' に対するハンダの接合強度を高めたり、電極 3' 自体の電気抵抗を小さくしたりすることができる。

できる。

図 2 4 A および 2 4 B に示すチップ抵抗器は、基本的な構成において図 1 9 A のチップ抵抗器と類似しているが、抵抗体 1' の一対の側縁部に切り欠き部 1 4' が設けられている点異なる。この切り欠き部 1 4' は、抵抗体 1' の抵抗値調節のために設けられている。図 2 4 B に示すように、各切り欠き部 1 4' には、樹脂材 2 0' が充填されている。この樹脂材は、絶縁層 2' と同材質である。

図 2 4 A および 2 4 B の抵抗器は、次のようにして製造することができる。まず、図 2 5 A に示すように、プレート 1 A' に複数の貫通孔 1 4 A' をパンチングにより形成する。次いで、図 2 5 B に示すように、プレート 1 A' の表裏両面に樹脂を塗布して絶縁層 2' を形成する。この際には樹脂を各貫通孔 1 4 A' 内に充填する。その後は、図 2 5 C および図 2 5 D に示すように、プレート 1 A' に貫通孔 1 1 A' を形成し、各貫通孔 1 1 A' 内に導電層 3 A' を形成する。最後に、図 2 5 E に示すように、プレート 1 A' を、切断線（一点鎖線）に沿って切断する。

本発明につき、以上のように説明したが、これを他の様々な態様に改変し得ることは明らかである。このような改変は、本発明の思想および範囲から逸脱するものではなく、当業者に自明な全ての変更は、以下における請求の範囲に含まれるべきものである。

## 請求の範囲

1. 平坦面を有する抵抗体と、  
前記平坦面に設けられた絶縁層と、  
5 前記平坦面に設けられた複数の電極と、を具備しており、前記複数の電極が、前記絶縁層に当接するとともに、前記複数の電極が前記絶縁層を介して相互に離間していることを特徴とする、チップ抵抗器。
2. 前記絶縁層は、樹脂材の厚膜印刷により形成されたものである、請求項 1  
10 に記載のチップ抵抗器。
3. 前記抵抗体は、前記平坦面とは逆の位置にある別の面を有しており、当該別の面には、電気絶縁性を有するオーバコート層が形成されている、請求項 1  
15 に記載のチップ抵抗器。
4. 前記オーバコート層と前記絶縁層とは、同一の材料からなる、請求項 3 に  
記載のチップ抵抗器。
5. 前記電極は、前記絶縁層よりも厚みが大きくなるように形成されている、  
20 請求項 1 に記載のチップ抵抗器。
6. 前記電極上には、ハンダ層が形成されている、請求項 1 に記載のチップ抵抗器。
- 25 7. 電気抵抗性を有するプレート上に絶縁性パターンを形成する工程と、  
前記絶縁性パターンに当接するように、導電体を前記プレート上に形成する工程と、  
前記プレートを複数のチップに分割する工程と、を含んでおり、  
前記複数のチップの各々が、前記絶縁性パターンのうちの少なくとも一部  
30 と、前記導電体のうちの少なくとも一部とを担持していることを特徴とする、  
チップ抵抗器の製造方法。

8. 前記プレートは均一な厚みを有する平坦な金属板であり、前記絶縁性パターンは厚膜印刷により形成され、前記導電体はメッキ処理により形成される、請求項 7 に記載の製造方法。

5 9. 前記プレートの分割前に、前記プレート上に電気絶縁性を備えたオーバーコート層を形成する工程をさらに含む、請求項 7 に記載の製造方法。

10. 前記プレートの分割は、同一の打ち抜き用型を用いたブランキングにより行なわれる、請求項 7 に記載の製造方法。

10

11. 厚み方向に相互に離間する上面および裏面を有するチップ状抵抗体と、  
前記抵抗体に設けられた複数の電極と、

前記抵抗体の前記上面および裏面の少なくとも一方に形成されており、前記複数の電極の間に位置する絶縁層と、を具備する構成において、

15 前記抵抗体は、前記厚み方向に延びる複数の起立面を有しており、前記電極の各々は、これら起立面のうちの対応する一の面に設けられていることを特徴とする、チップ抵抗器。

20 12. 前記抵抗体には、前記起立面によって規定される複数の凹部が形成されている、請求項 11 に記載の抵抗器。

13. 前記複数の凹部は、前記複数の電極によって埋められている、請求項 12 に記載の抵抗器。

25 14. 前記抵抗体には、前記起立面によって規定される複数の貫通孔が形成されている、請求項 11 に記載の抵抗器。

15. 前記複数の貫通孔は、前記複数の電極によって埋められている、請求項 14 に記載の抵抗器。

30

16. 前記複数の電極は、前記厚み方向に延びることにより、前記絶縁層を越えて突出している、請求項 1 1 に記載の抵抗器。

5 17. 前記複数の電極の各々にはハンダ層が形成されている、請求項 1 1 に記載の抵抗器。

18. 電気抵抗性を有するプレート上に絶縁層を形成する工程と、  
前記プレートに複数の貫通孔を形成する工程と、  
前記複数の貫通孔の各々にメッキ処理によって導電体を形成する工程と、  
10 前記プレートを複数のチップに分割する工程と、を含んでいる、チップ抵抗器の製造方法。

19. 前記プレートを分割する工程を、前記複数の貫通孔が分断されるような態様で行う、請求項 1 8 に記載の製造方法。

15

20. 前記複数の貫通孔の形成は、パンチングにより行なう、請求項 1 8 に記載の製造方法。



FIG.1

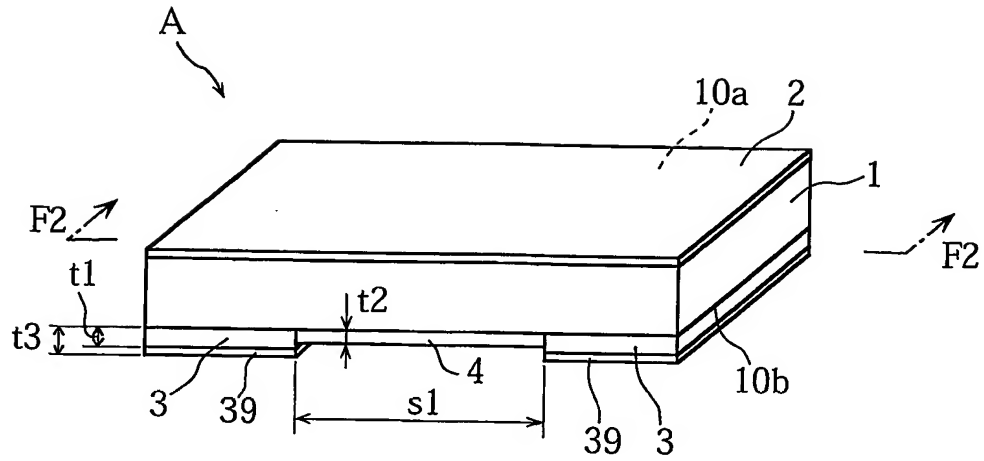


FIG.2

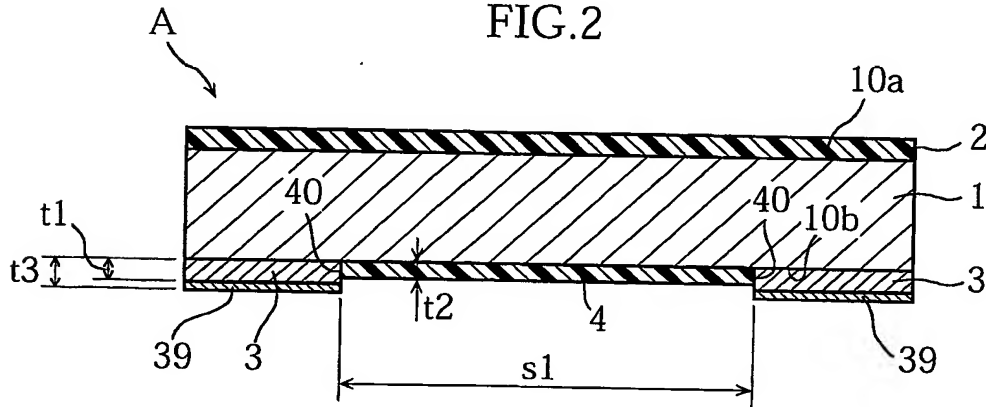


FIG.3

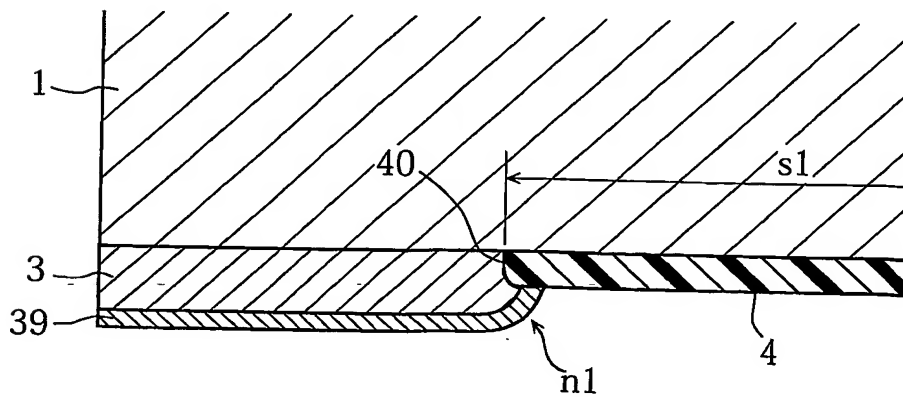


FIG.4A

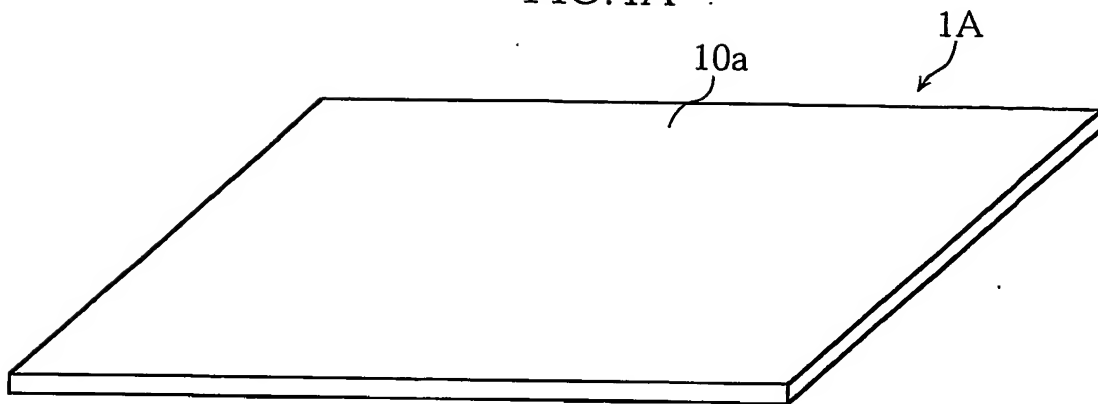


FIG.4B

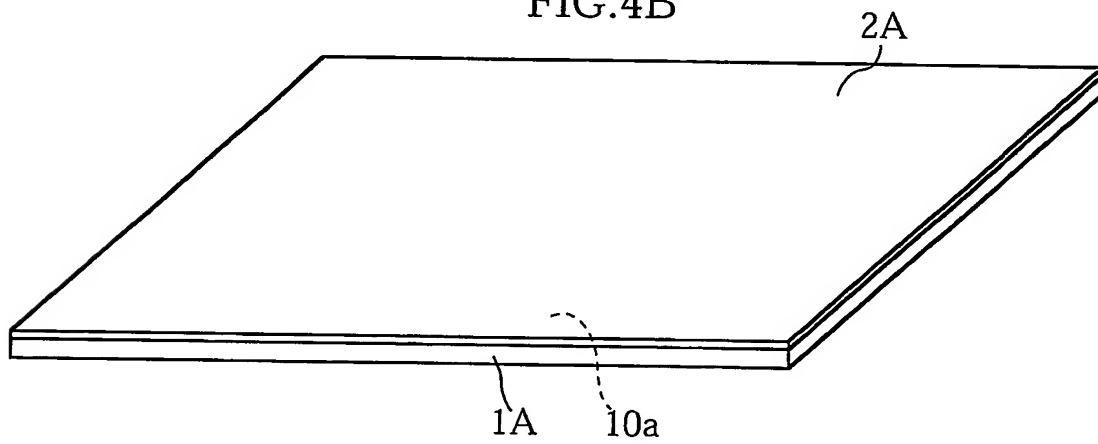


FIG.4C

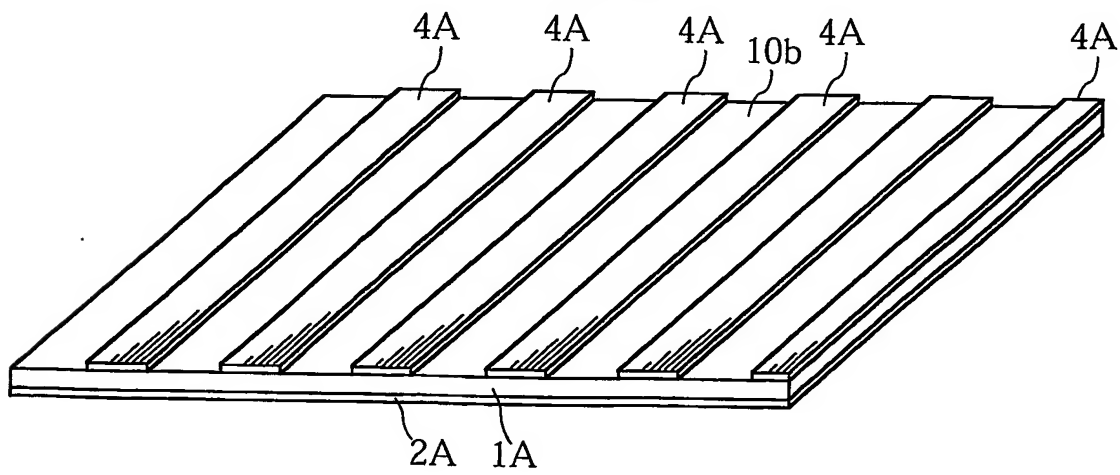


FIG.4D

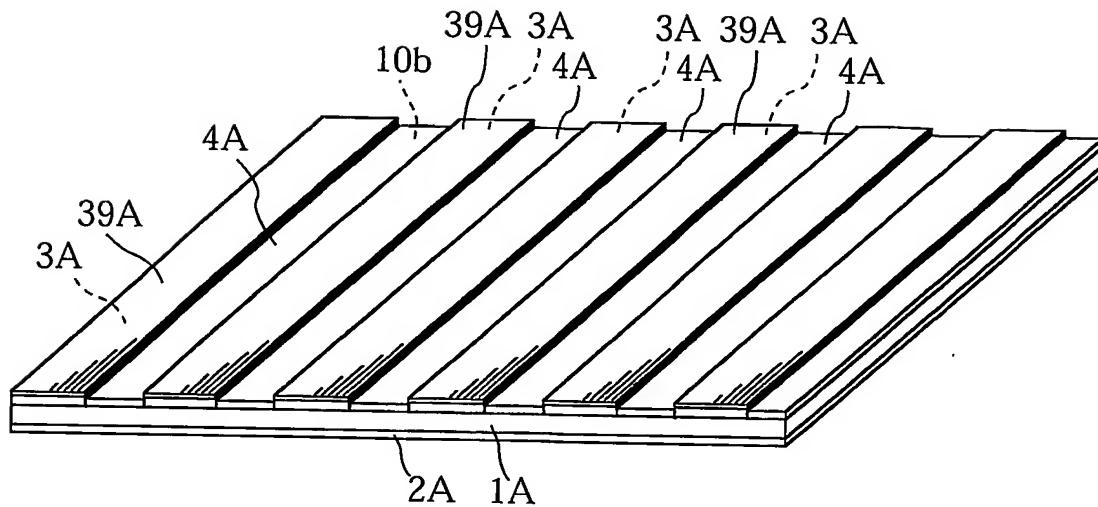


FIG.4E

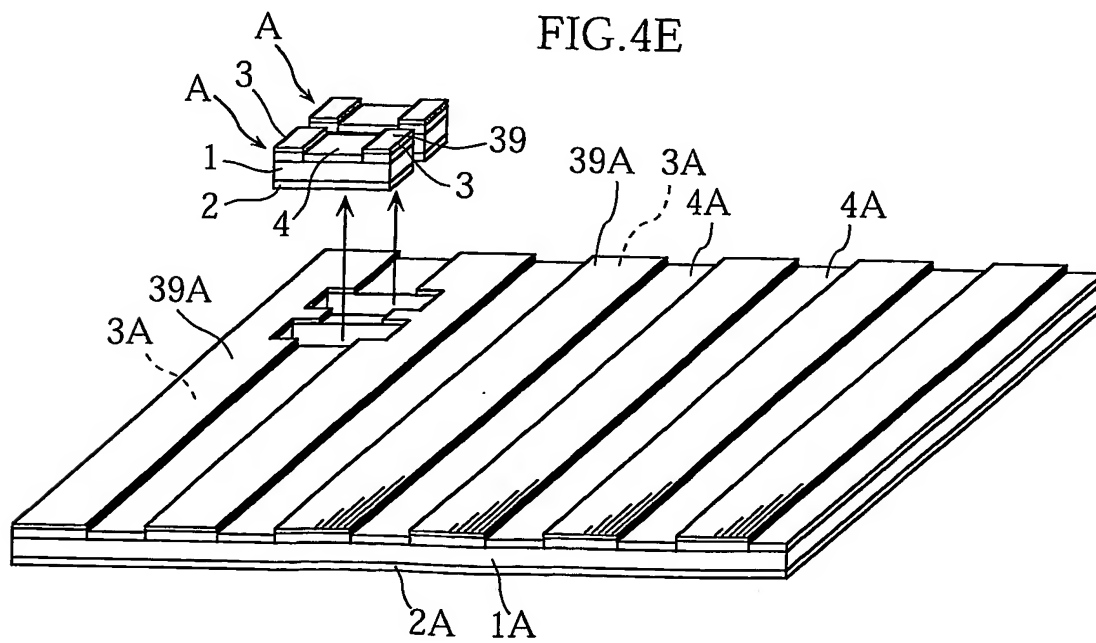


FIG.5

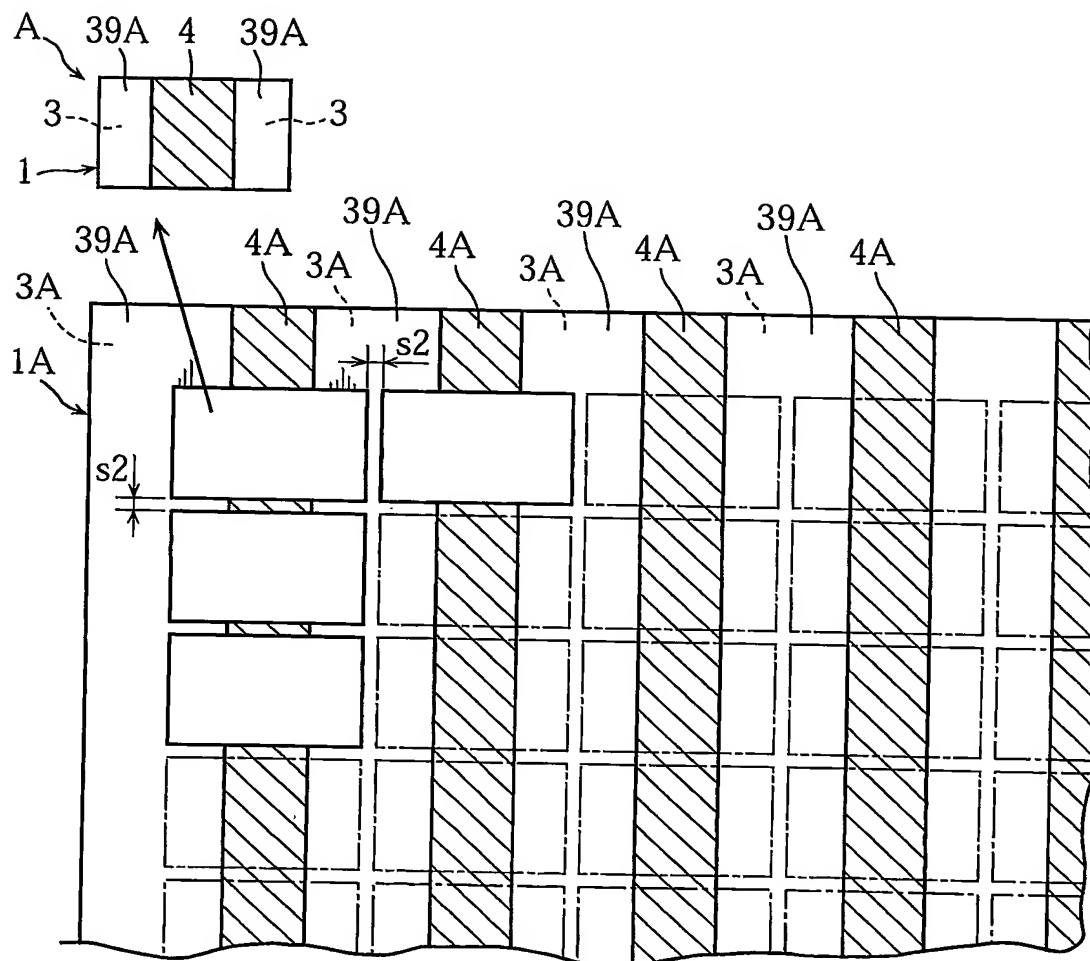


FIG.6

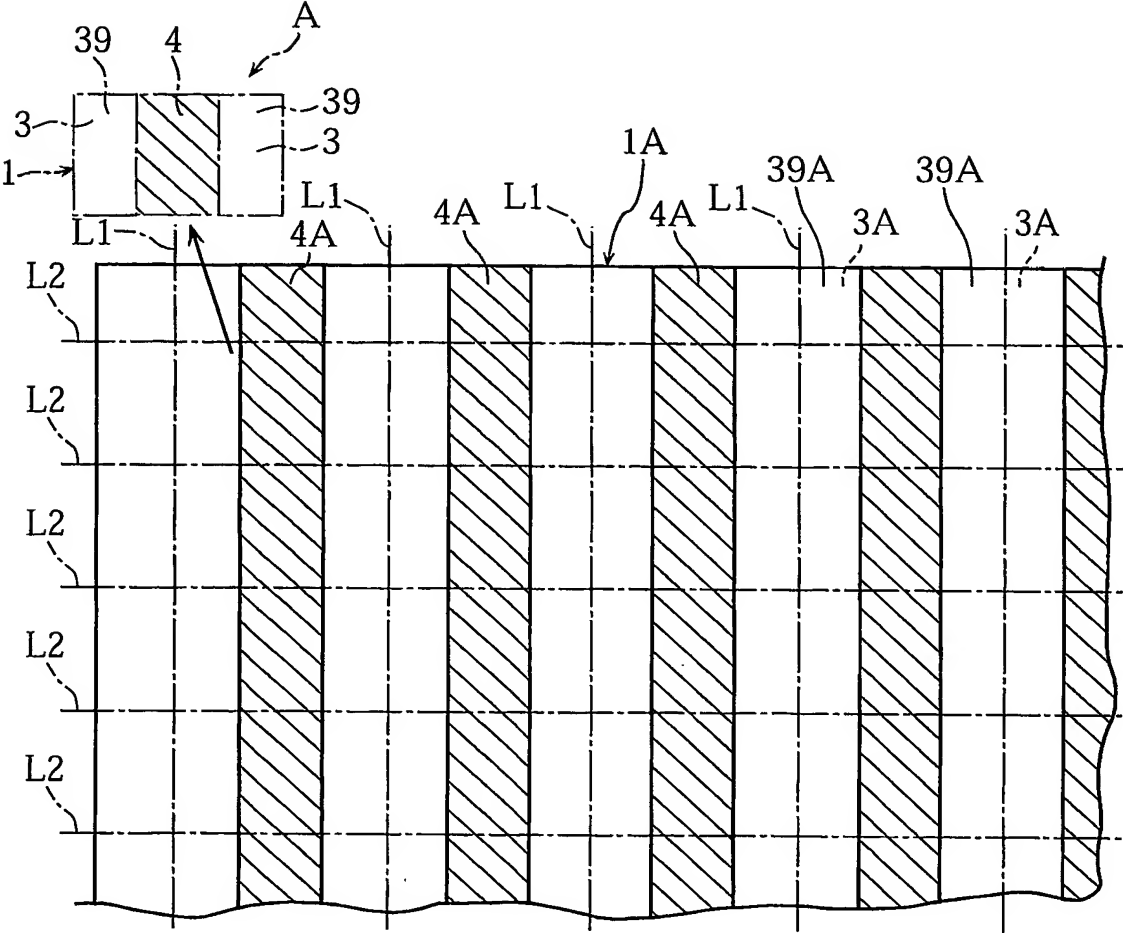


FIG.7A

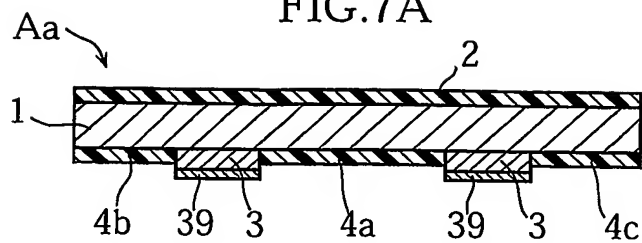


FIG.7B

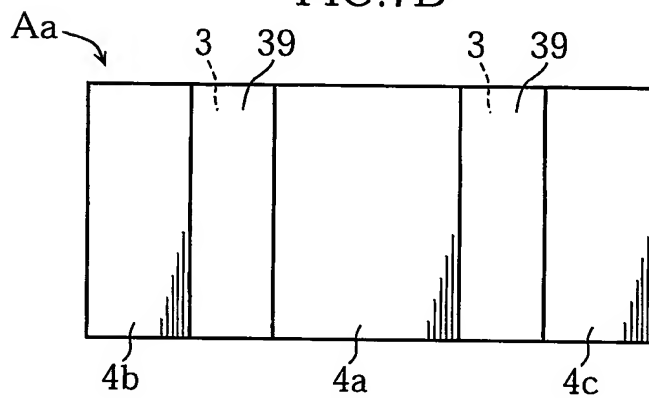


FIG.7C

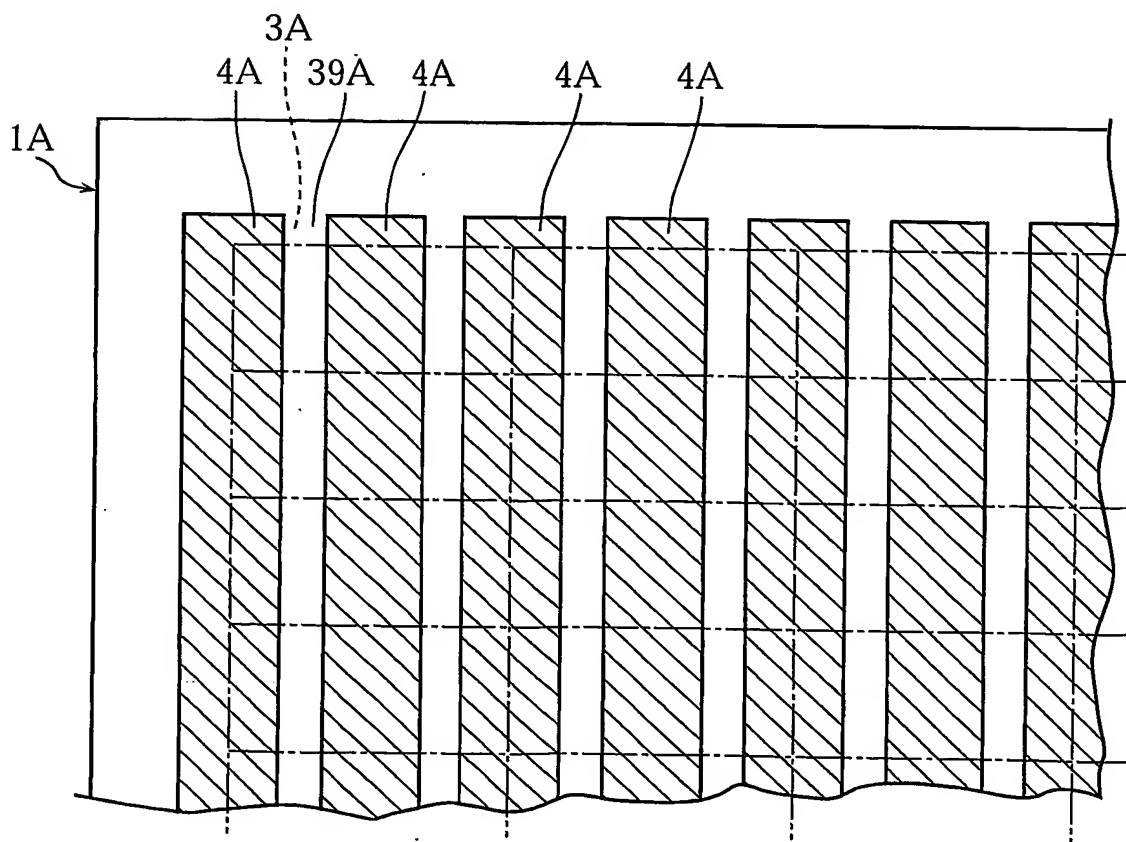


FIG.8A

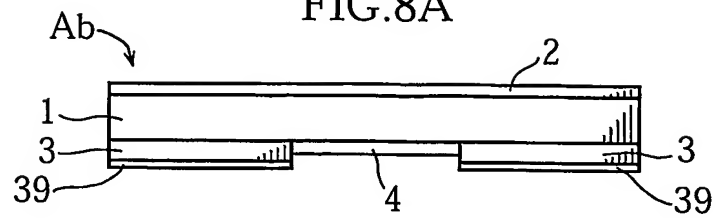


FIG.8B

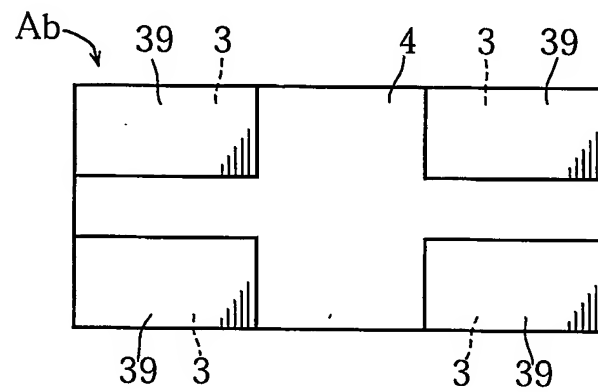


FIG.8C

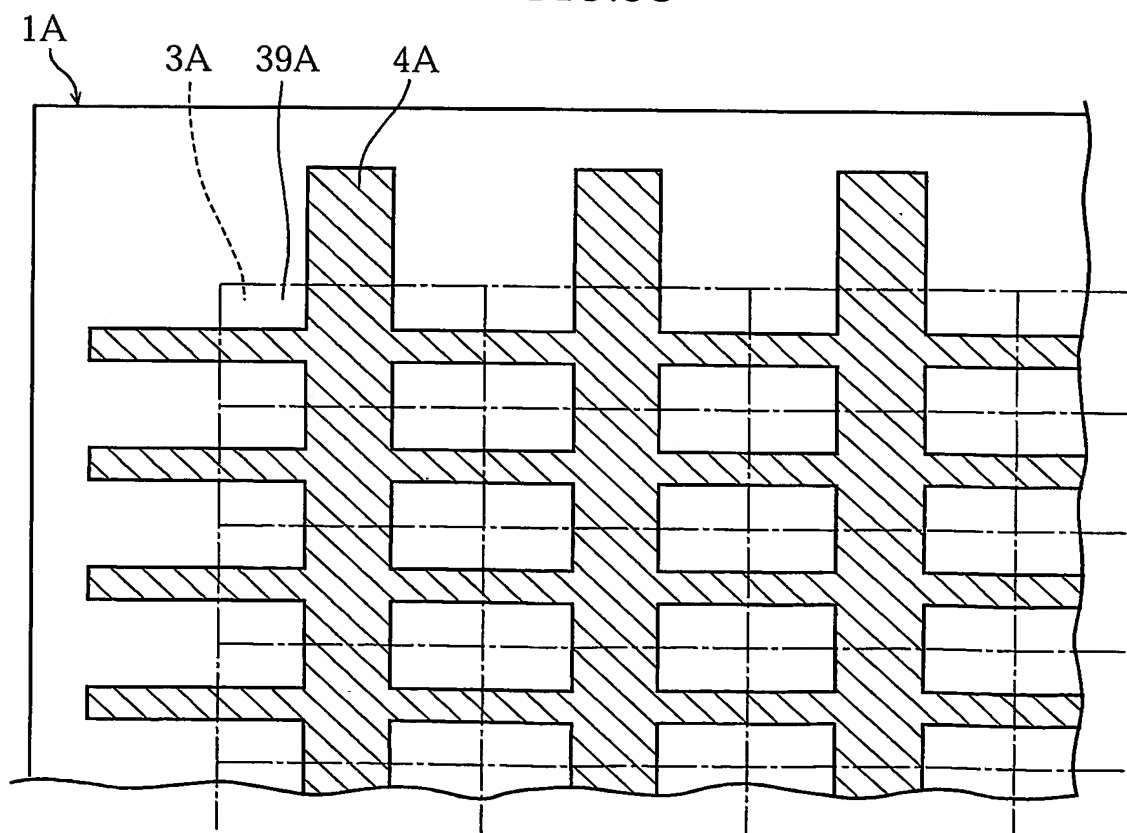


FIG.9A

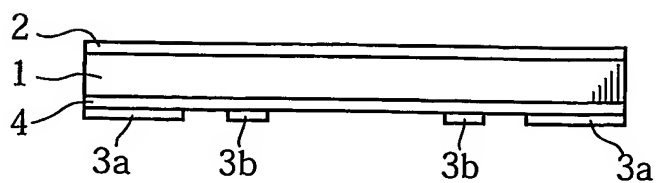


FIG.9B

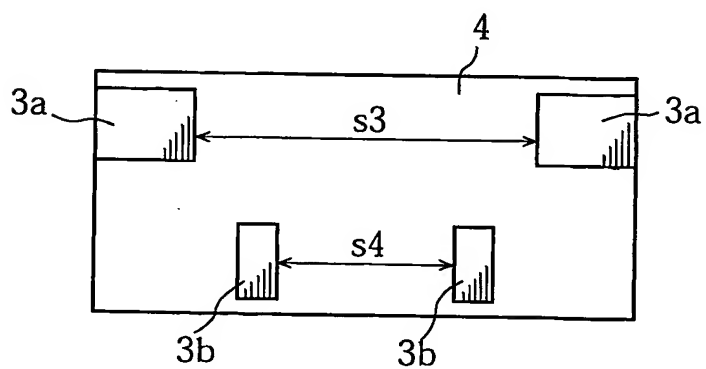


FIG.9C

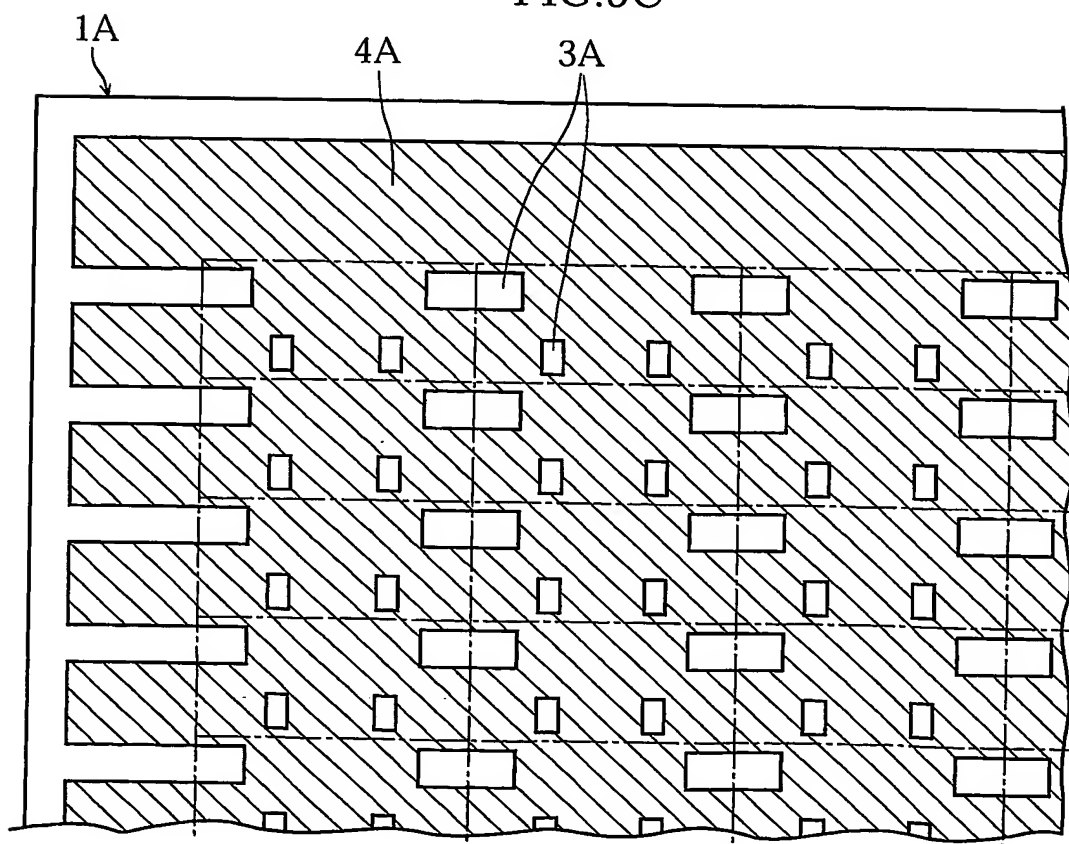




FIG.10A

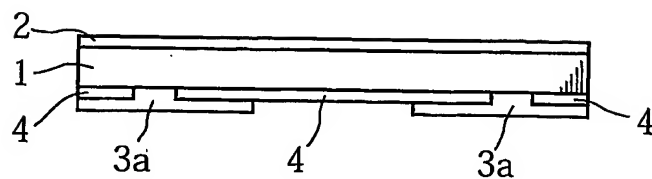


FIG.10B

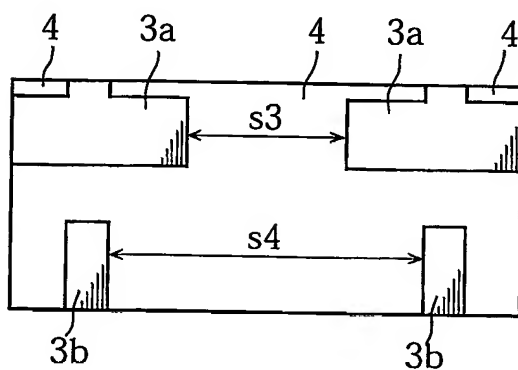


FIG.10C

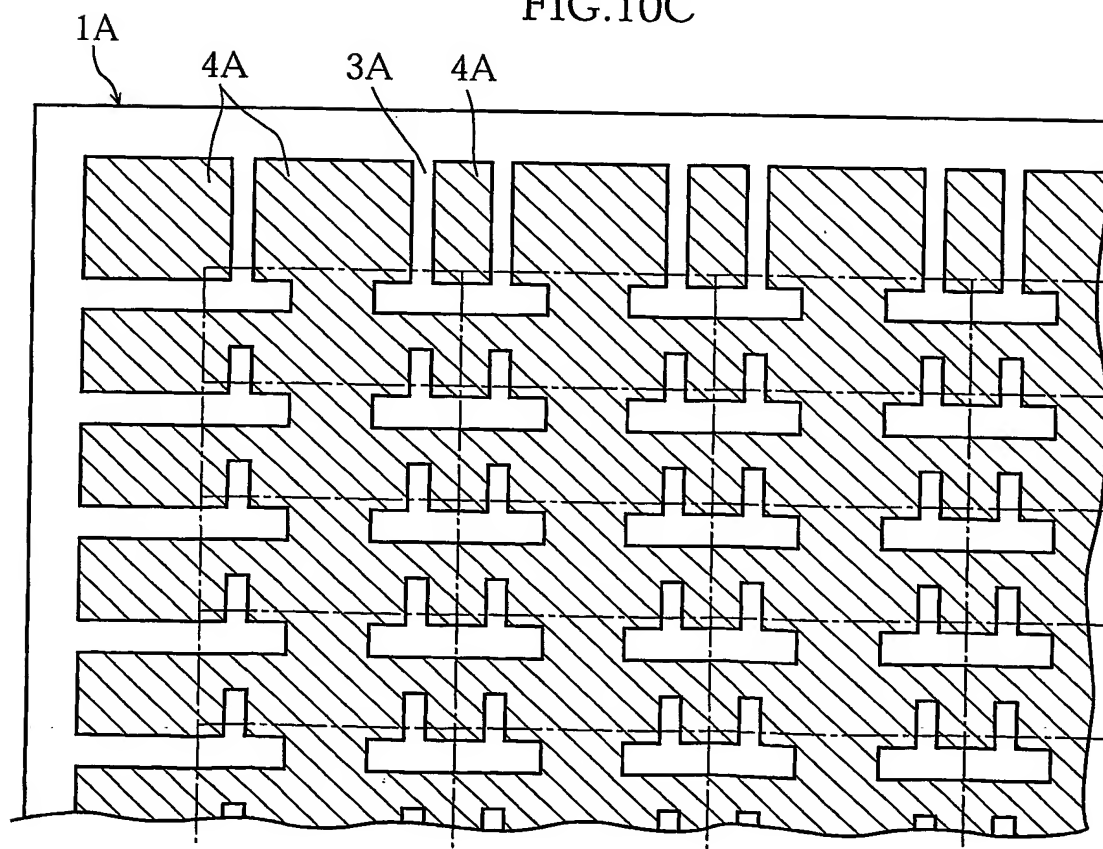


FIG.11A

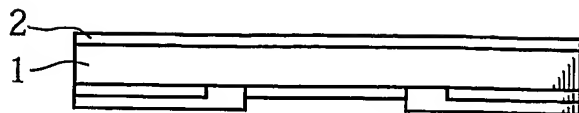


FIG.11B

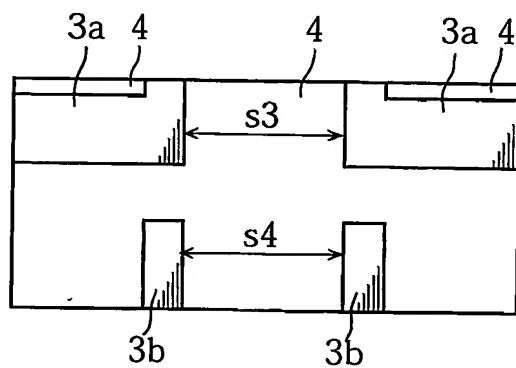


FIG.11C

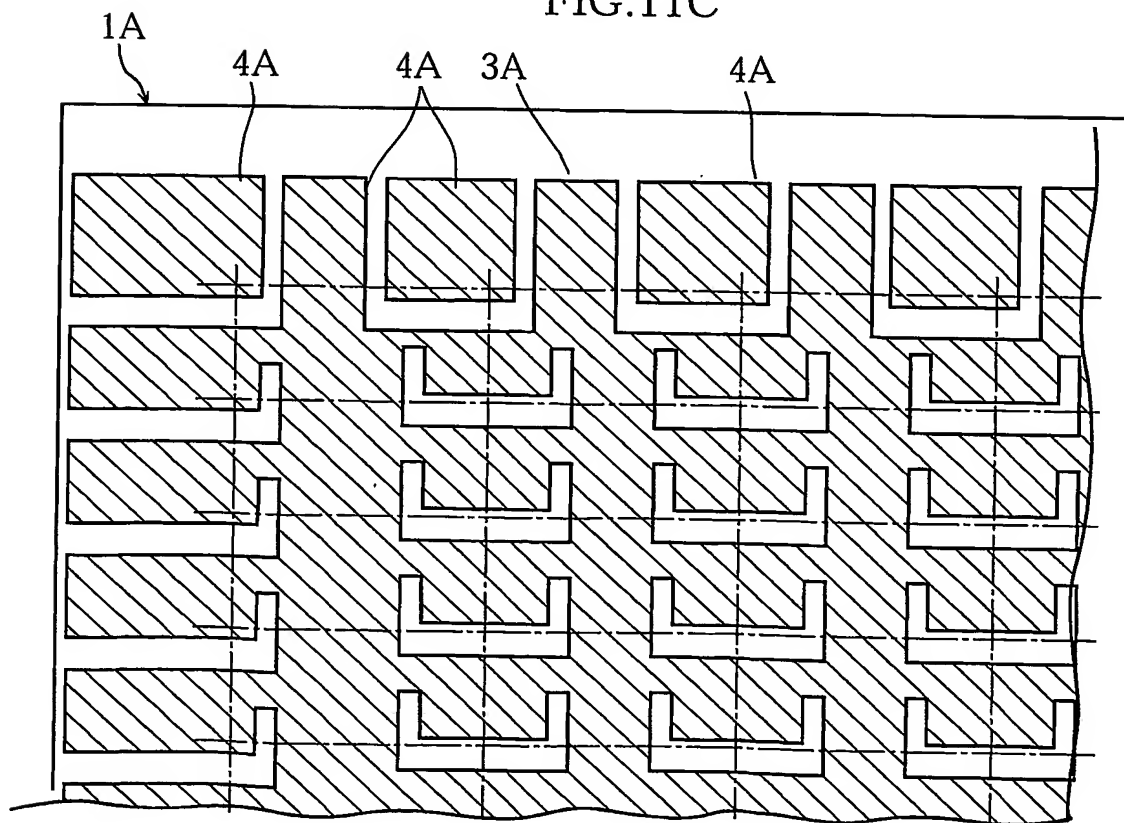


FIG.12

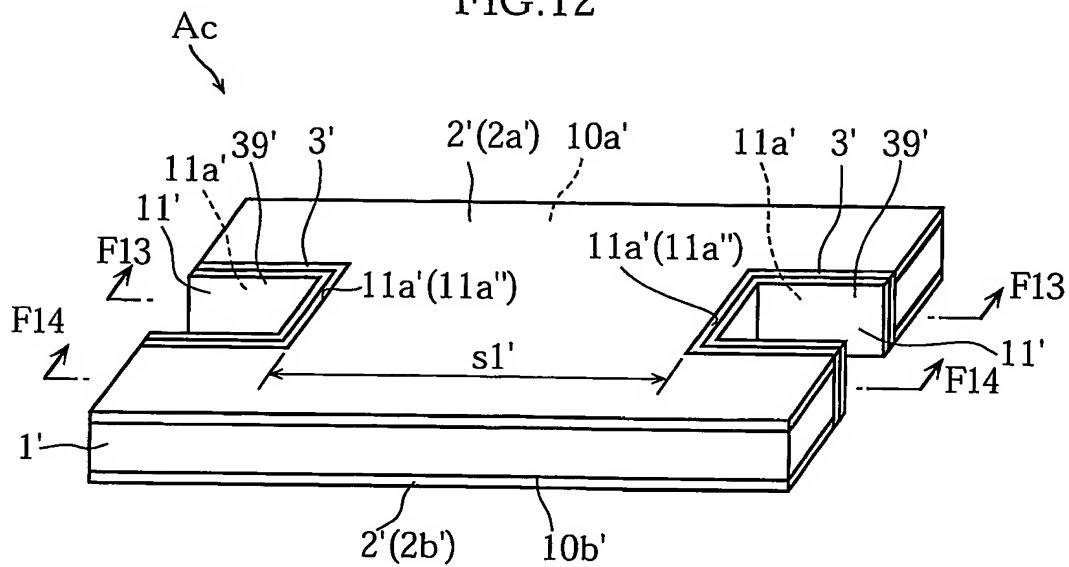


FIG.13

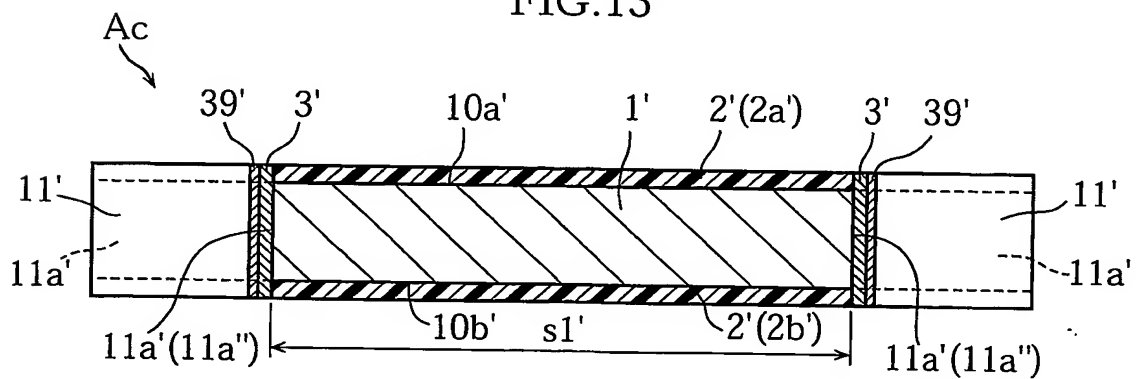


FIG.14

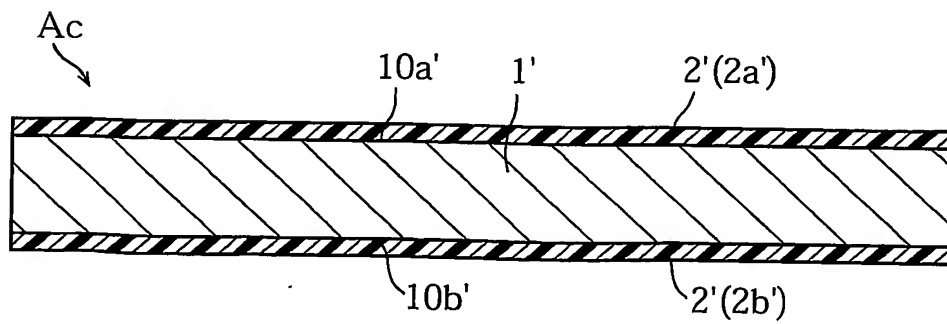


FIG.15

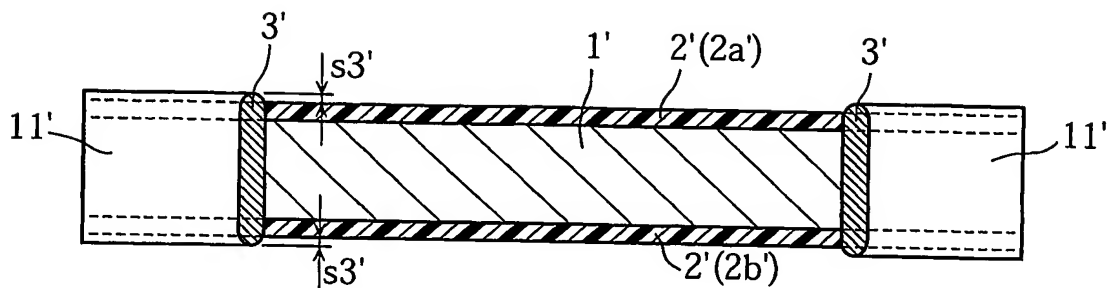


FIG.16A

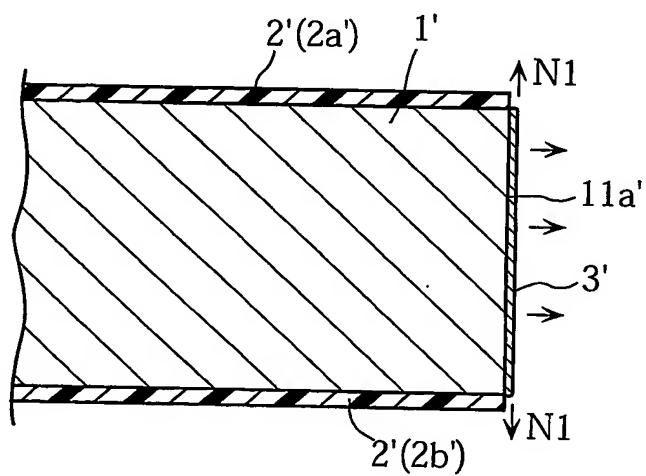


FIG.16B

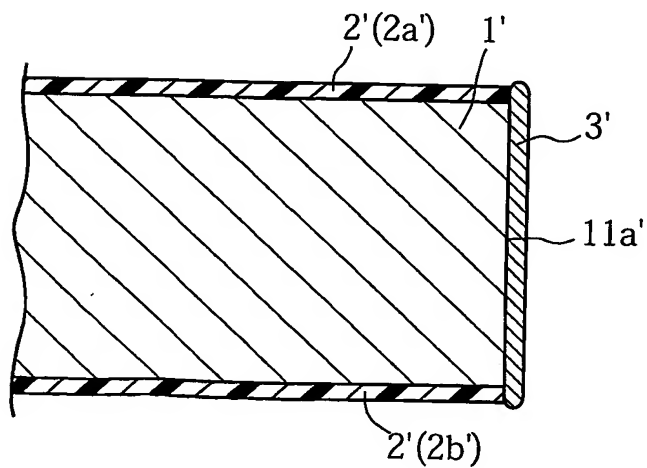


FIG.17A

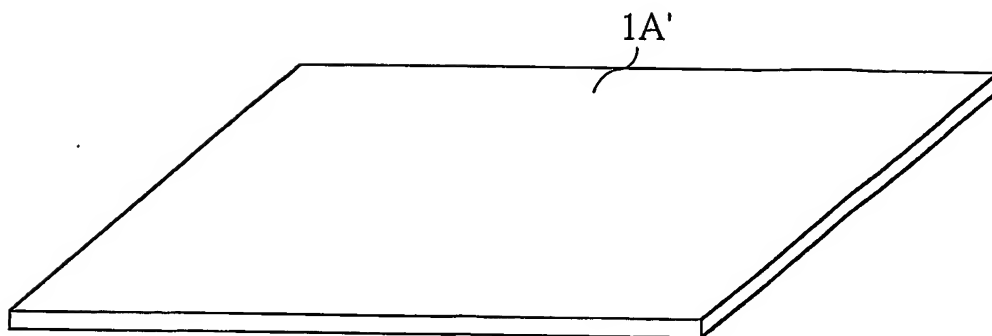


FIG.17B

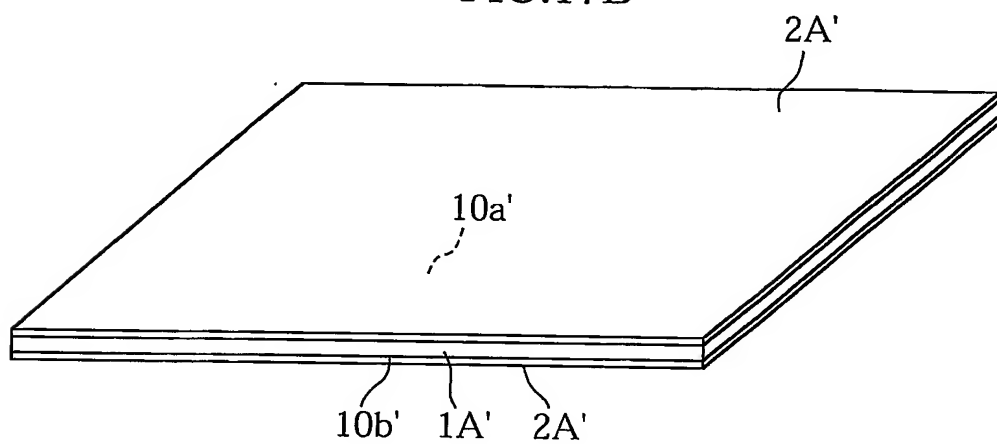


FIG.17C

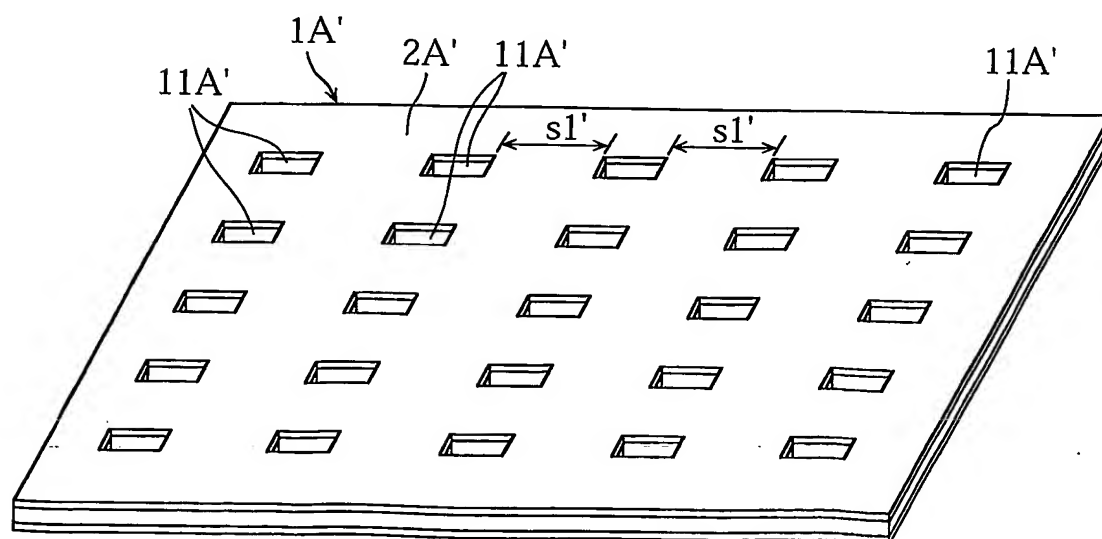


FIG.17D

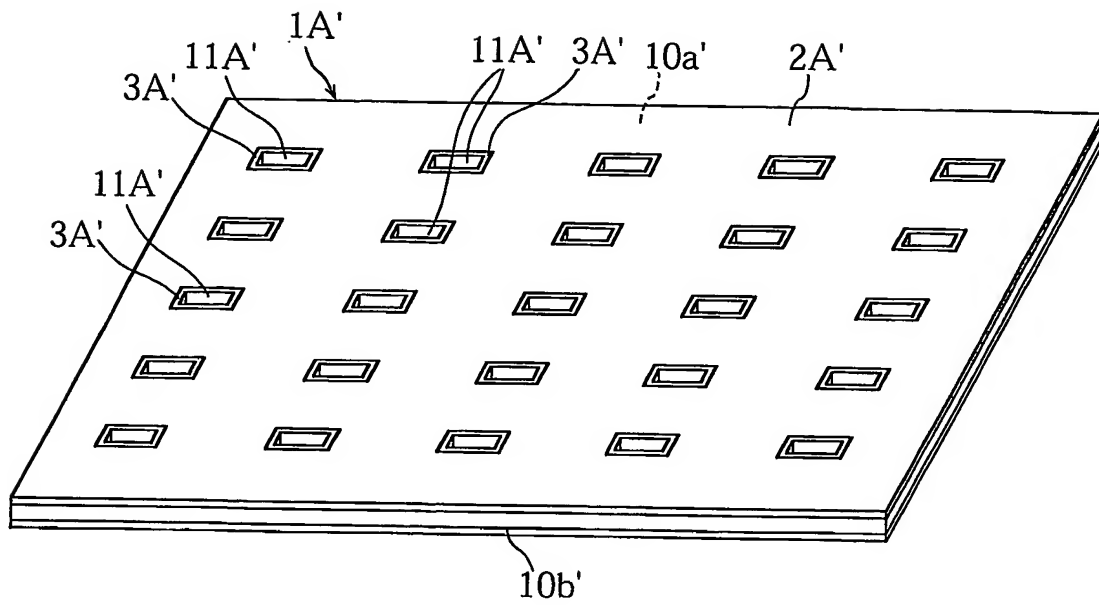


FIG.17E

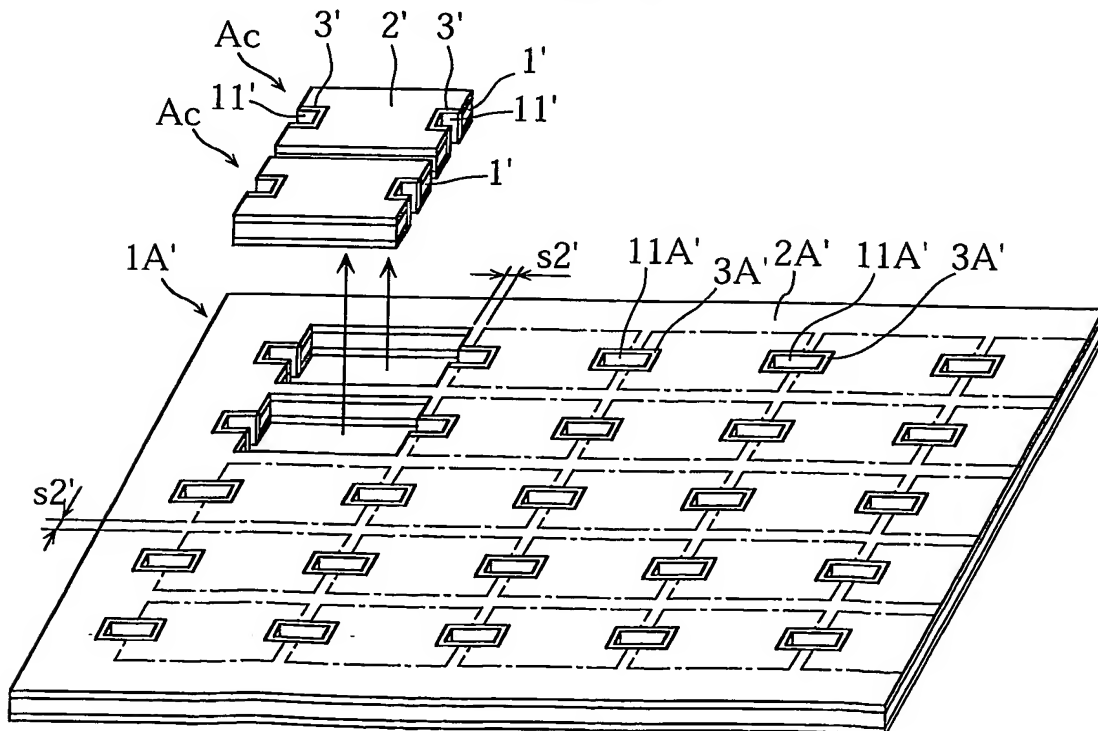


FIG.18

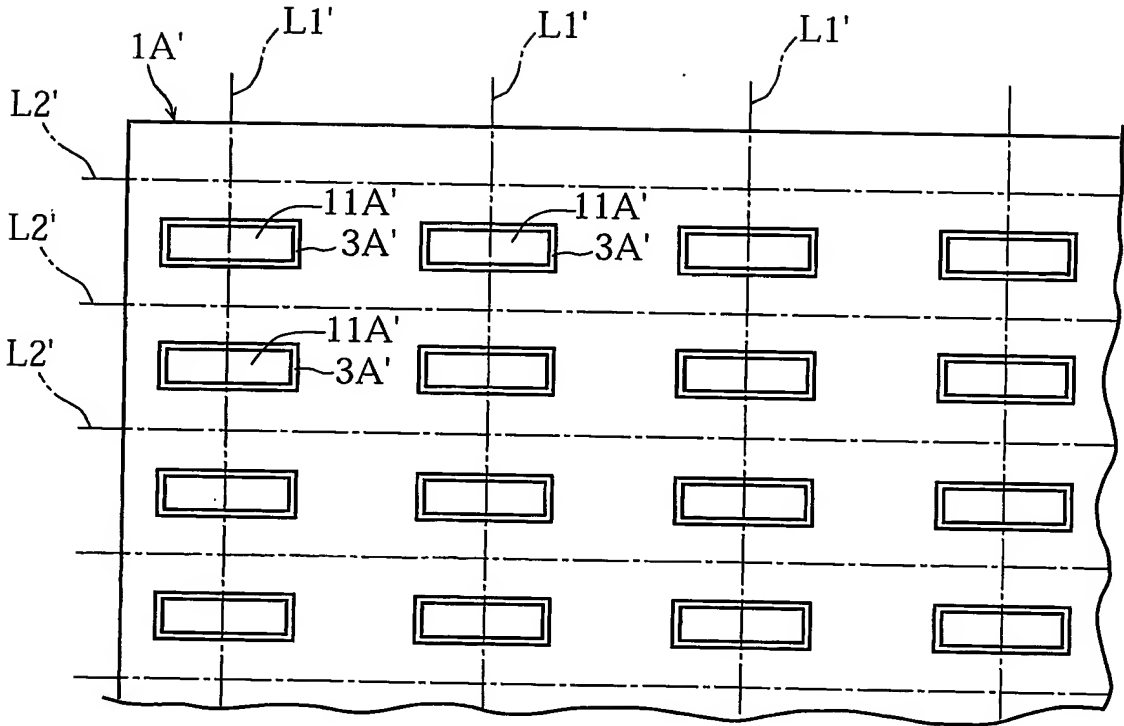


FIG.19A

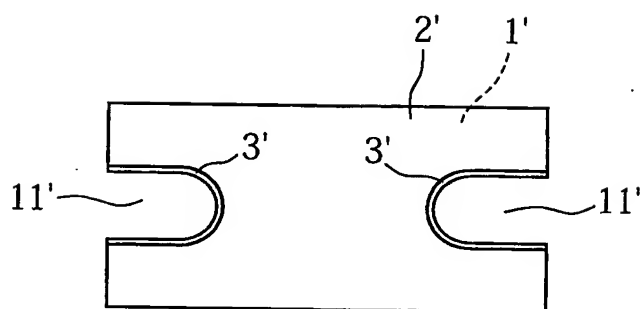


FIG.19B

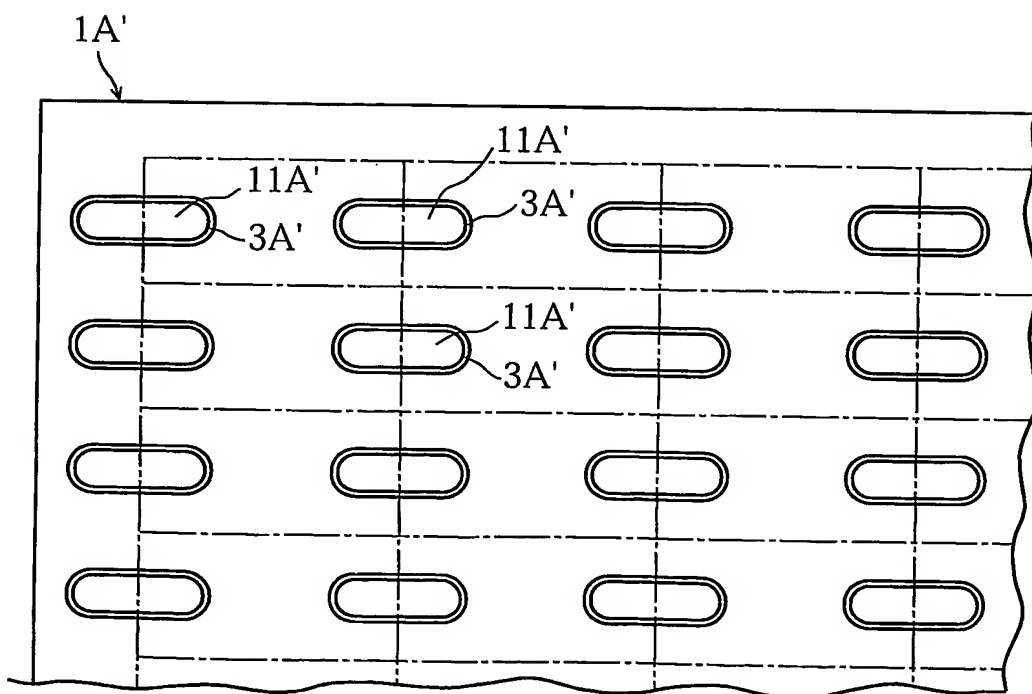




FIG.20A

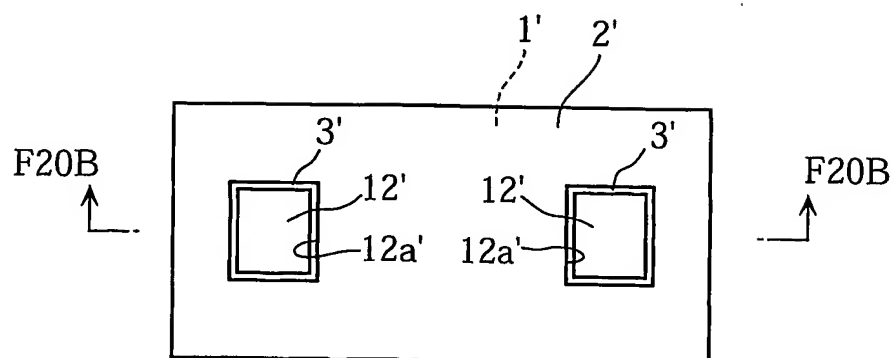


FIG.20B

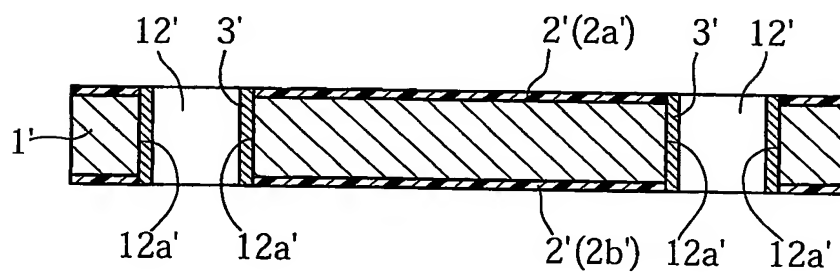


FIG.20C

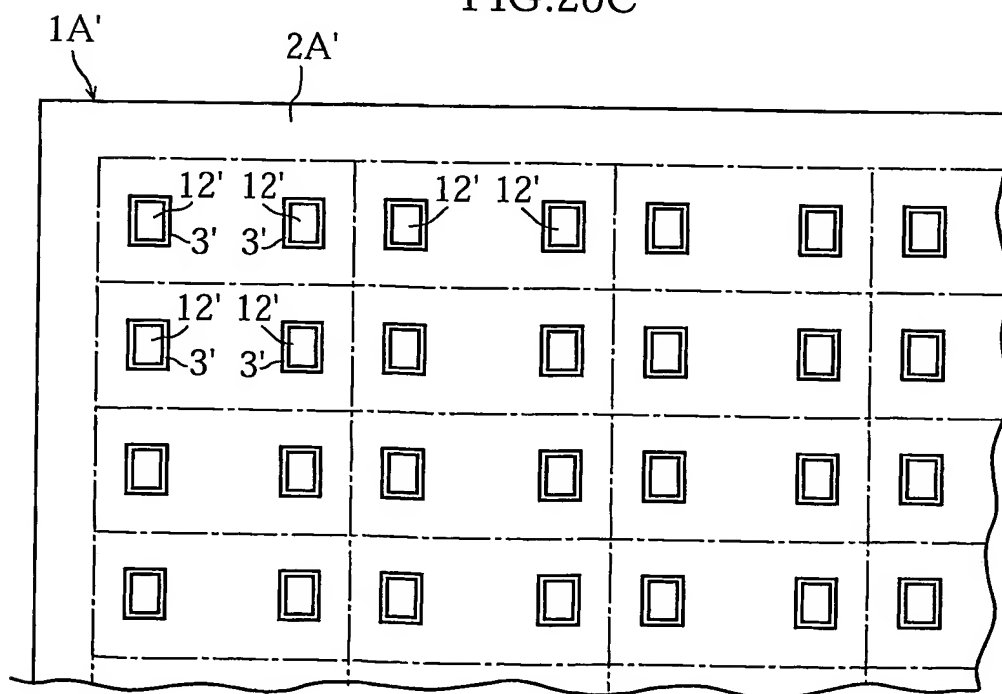


FIG.21A

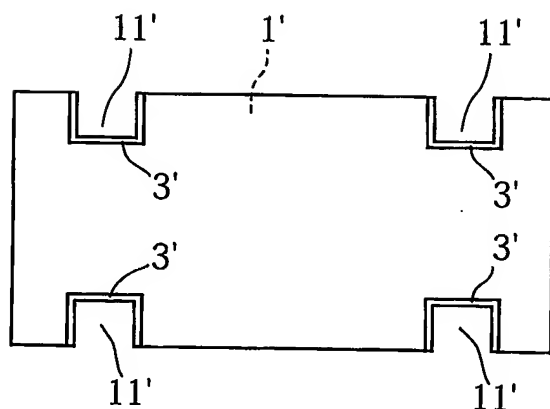


FIG.21B

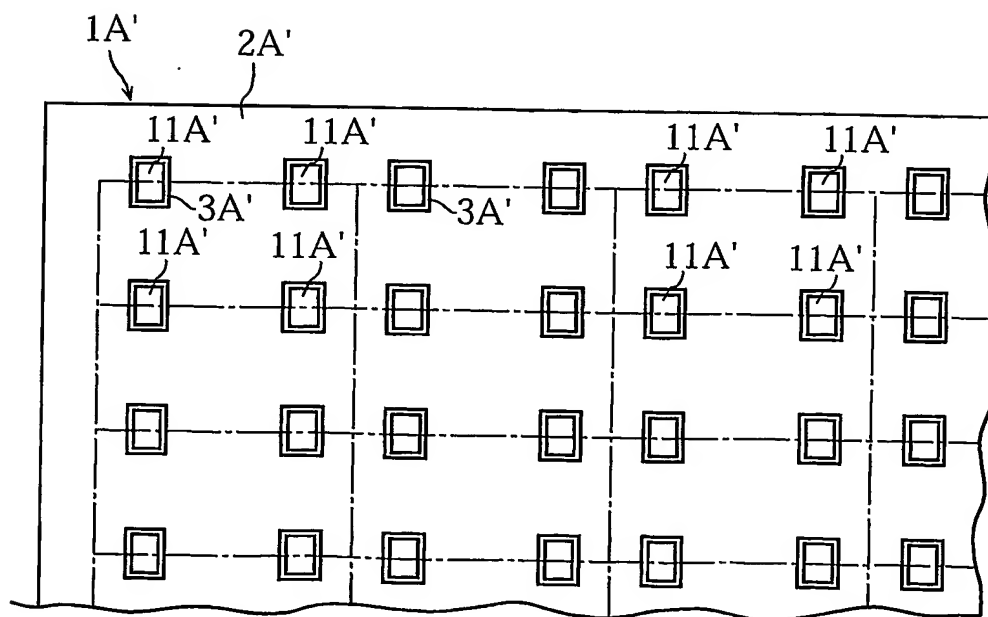


FIG.22A

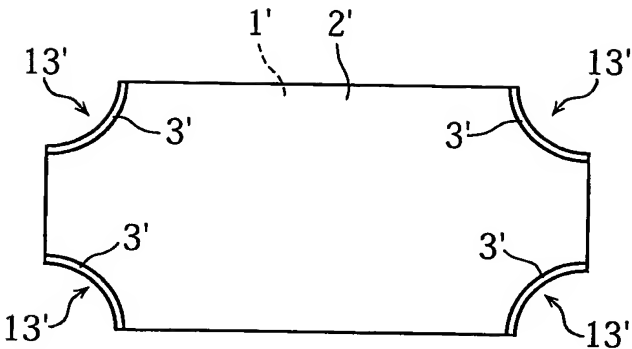


FIG.22B

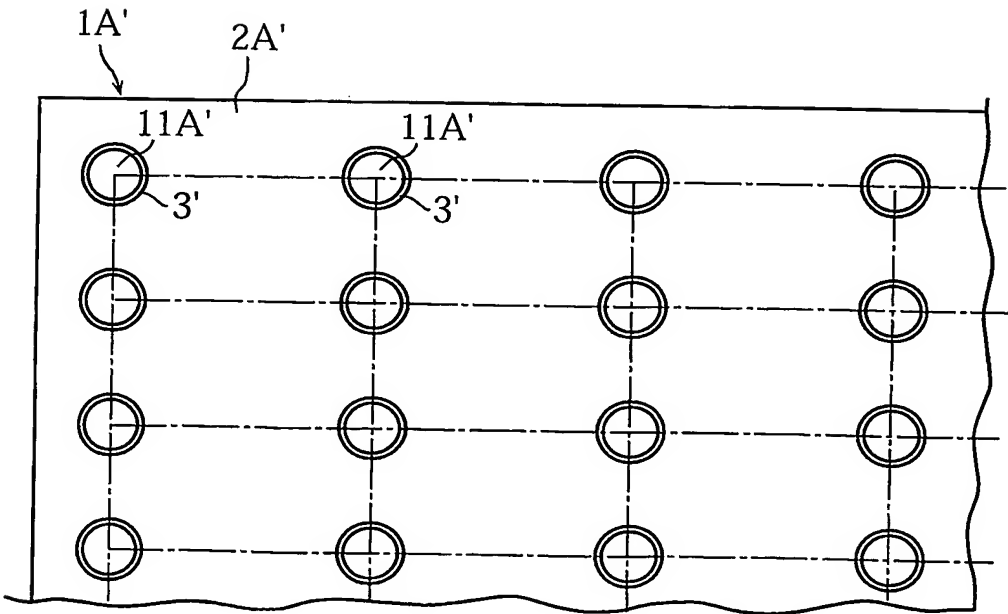


FIG.23A

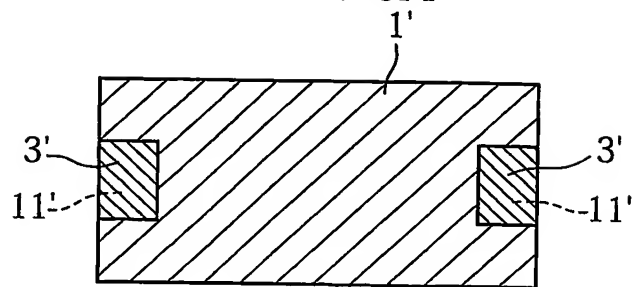


FIG.23B

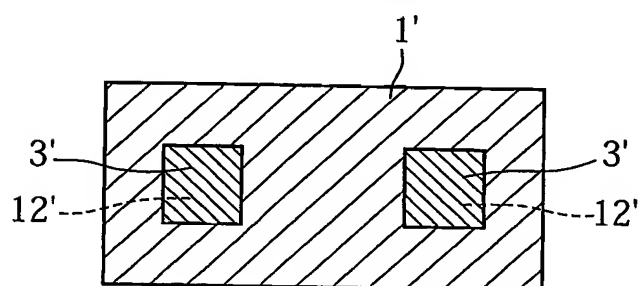


FIG.23C

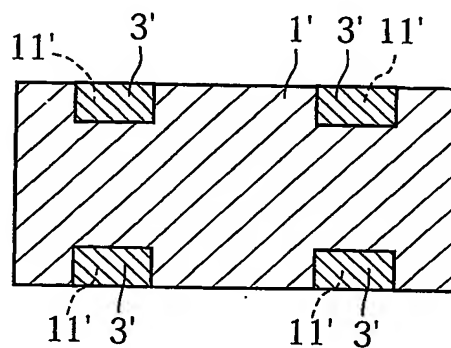


FIG.23D

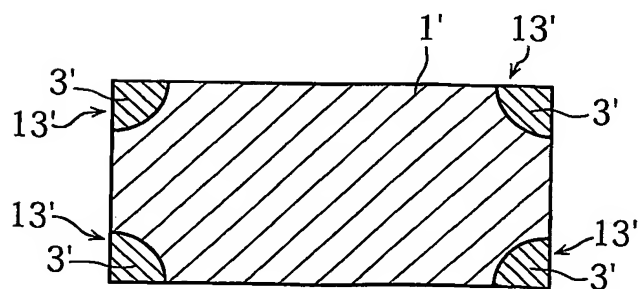


FIG.24A

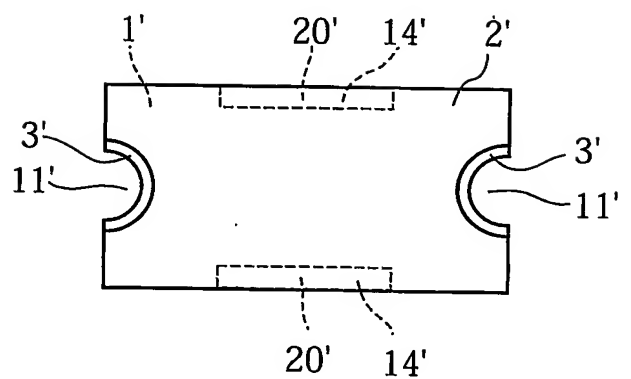


FIG.24B

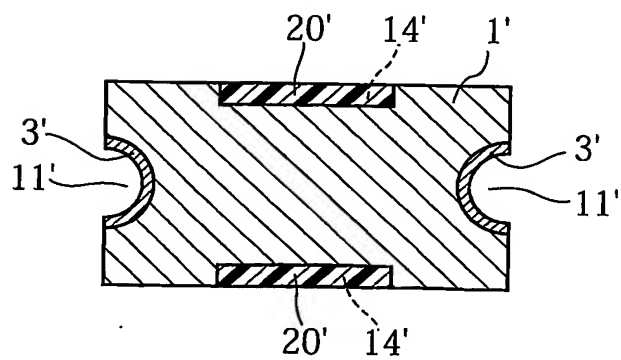


FIG.25A

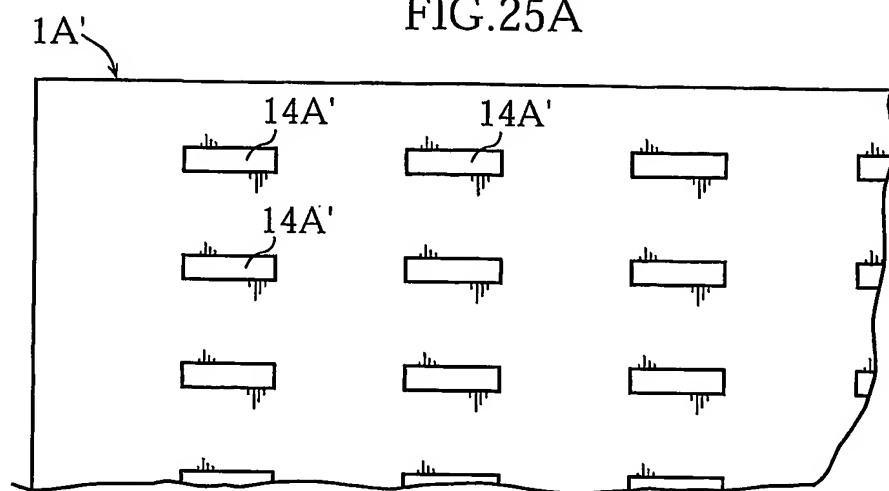


FIG.25B

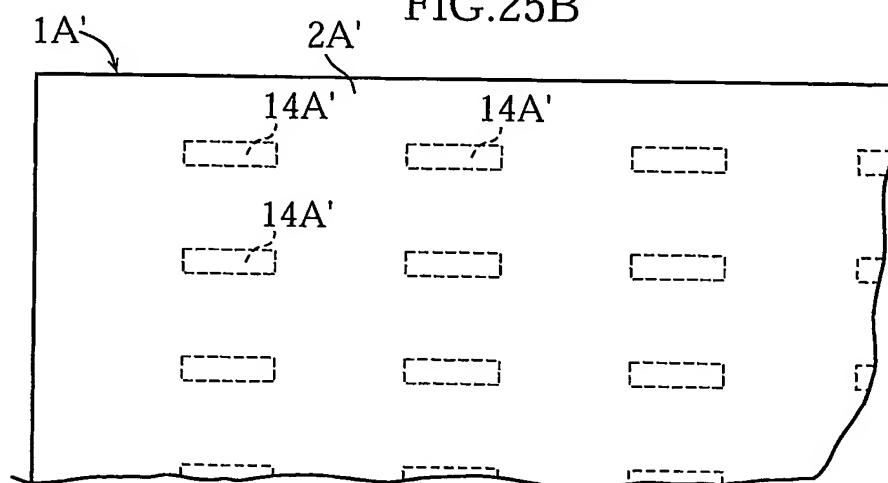


FIG.25C

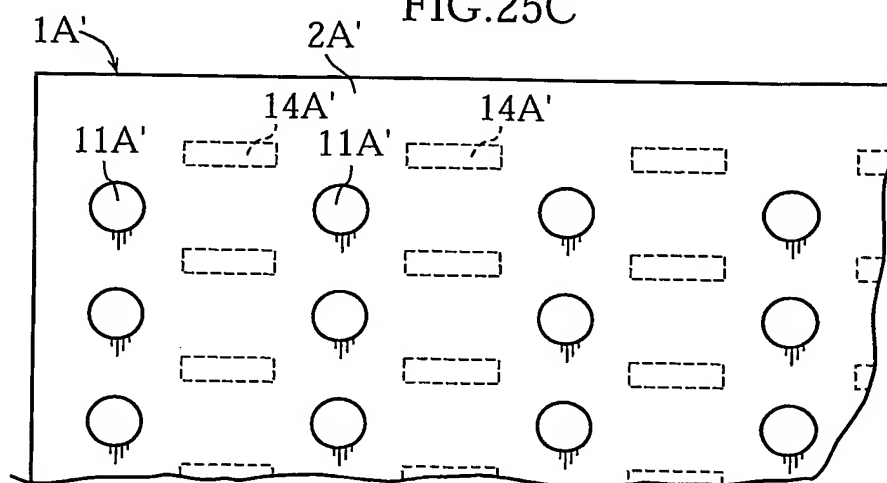


FIG.25D

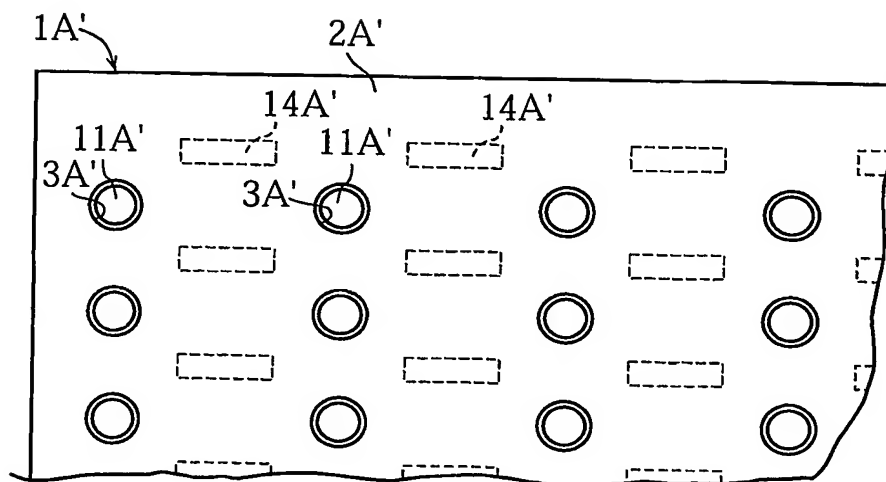


FIG.25E

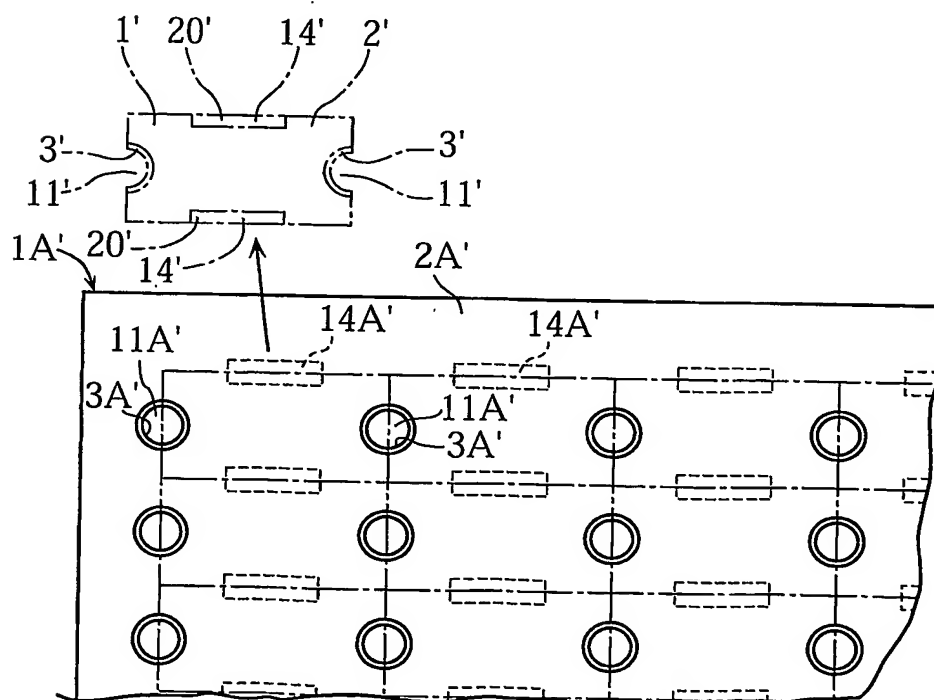


FIG.26

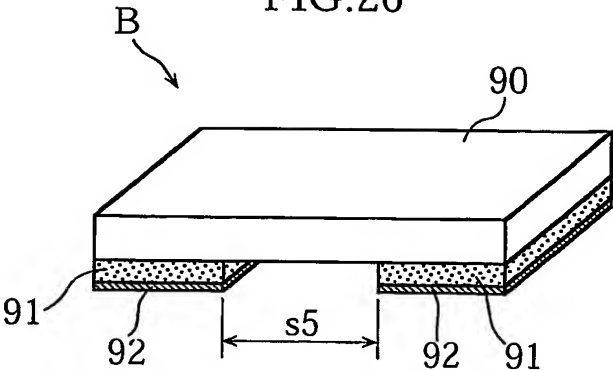


FIG.27A

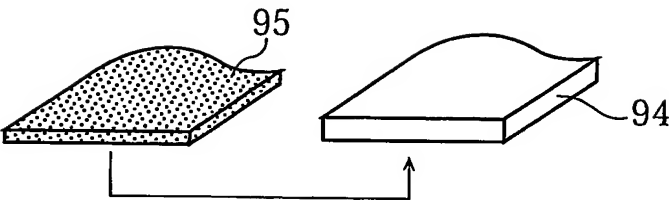


FIG.27B

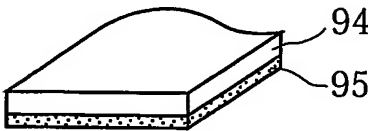


FIG.27C

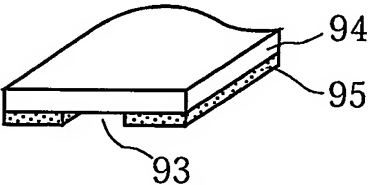


FIG.27D

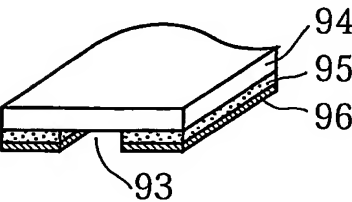
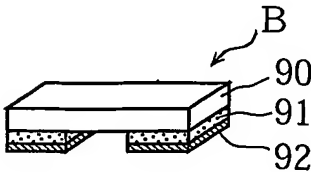


FIG.27E





## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/JP03/09292

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H01C7/00, H01C17/02

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01C7/00, H01C17/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-57009 A (Koa Kabushiki Kaisha), 22 February, 2002 (22.02.02), Full text; all drawings (Family: none)	1-10
Y	JP 6-215908 A (Mitsubishi Materials Corp.), 05 August, 1994 (05.08.94), Full text; all drawings (Family: none)	1-10
Y	JP 7-29704 A (Mitsubishi Materials Corp.), 31 January, 1995 (31.01.95), Full text; all drawings (Family: none)	5

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 15 October, 2003 (15.10.03)	Date of mailing of the international search report 28 October, 2003 (28.10.03)
--	---

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/JP03/09292

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 60-49611 A (Koa Denko Kabushiki Kaisha), 18 March, 1985 (18.03.85), Full text; all drawings (Family: none)	7
Y	US 6261927 B (International Business Machines Corp.), 17 July, 2001 (17.07.01), Column 1, line 63 to column 2, line 10 & JP 2001-2475 A	10
X	JP 54-73260 A (TDK Electronics Co., Ltd.), 12 June, 1979 (12.06.79), Full text; all drawings (Family: none)	11-19 20
Y	JP 11-260601 A (Hokuriku Electric Industry Co., Ltd.), 24 September, 1999 (24.09.99), Par. No. [0026] (Family: none)	20

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01C 7/00, H01C 17/02

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H01C 7/00, H01C 17/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-57009 A (コア株式会社) 2002. 02. 22, 全文, 全図 (ファミリーなし)	1-10
Y	JP 6-215908 A (三菱マテリアル株式会社) 199 4. 08. 05, 全文, 全図 (ファミリーなし)	1-10
Y	JP 7-29704 A (三菱マテリアル株式会社) 199 5. 01. 31, 全文, 全図 (ファミリーなし)	5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリ

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

15. 10. 03

国際調査報告の発送日

23.10.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

重田 尚郎

5R

9298

電話番号 03-3581-1101 内線 3565

## C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 60-49611 A (興亜電工株式会社) 1985. 03. 18, 全文, 全図 (ファミリーなし)	7
Y	US 6261927 B (International Business Machines Corporation) 2001. 07. 17, 第1欄第63行-第2欄第10行 & JP 2001-2475 A	10
X	JP 54-73260 A (東京電気化学工業株式会社) 1979. 06. 12, 全文, 全図 (ファミリーなし)	11-19
Y		20
Y	JP 11-260601 A (北陸電気工業株式会社) 1999. 09. 24, 段落【0026】 (ファミリーなし)	20